Instrukcje AVX

Advanced Vector Extensions

Instrukcje AVX

Część I
liczby całkowite

Instrukcje typu SIMD

Single Instruction Multiple Data (SIMD)
przetwarzanych jest wiele zestawów danych
przez jedną instrukcję

Instrukcje typu SIMD

- MMX (MultiMedia eXtensions lub Matrix Math eXtensions)
  - liczby całkowite
- SSE (Streaming SIMD Extenstions)
  - liczby całkowite i liczby zmienno-przecinkowe
- AVX (Advanced Vector Extensions)
  - zastępuje i rozszerza SSE

Instrukcje typu SIMD

Instrukcje AVX
są sposobem zrównoleglenia programów
na poziomie danych

Rejestry AVX

Rejestry AVX ymm oraz zmm

Dla rozkazów AVX dedykowano rejestry:

- 16 rejestrów 256 bitowych dla AVX oraz AVX2
  ymm/15 – ymm/0
- 32 rejestry 512 bitowe dla AVX-512
  zmm/31 – zmm/0
- Część instrukcji (większość) operuje na młodszej części rejestrów
  xmm/[15/31] – xmm/0

Rejestry wektorowe

Rejestry XMM

Przykład: VADDPD xmm1 = xmm2 + xmm3/m128

zmm/7	zmm/6	zmm/5	zmm/4	zmm/3	zmm/2	zmm/1	zmm/0
				ymm/3	ymm/2	ymm/2	ymm/0
						xmm/1	xmm/0
511			256	255	128	127 64	63 0
						xmm2/1	xmm2/0
						+	+
						xmm3/1 lub m128/1	xmm3/0 lub m128/0
						=	=
						xmm1/1	xmm1/0

Rejestry XMM

Przykład: VADDPD xmm1 = xmm2 + xmm3/m128

zmm/7	zmm/6	zmm/5	zmm/4	zmm/3	zmm/2	zmm/1	zmm/0
				ymm/3	ymm/2	ymm/2	ymm/0
						xmm/1	xmm/0
511			256	255	128	127 64	63 0
				ymm2/3	ymm2/2	xmm2/1	xmm2/0
				+	+	+	+
				ymm3/3 lub m256/3	ymm3/2 lub m256/2	xmm3/1 lub m128/1	xmm3/0 lub m128/0
				=	=	=	=
				ymm1/3	ymm1/2	xmm1/1	xmm1/0

Rejestry XMM

Przykład: VADDPD xmm1 = xmm2 + xmm3/m128

zmm/7	zmm/6	zmm/5	zmm/4	zmm/3	zmm/2	zmm/1	zmm/0
				ymm/3	ymm/2	ymm/2	ymm/0
						xmm/1	xmm/0
511			256	255	128	127 64	63 0
zmm2/7	zmm2/6	zmm2/5	zmm2/4	ymm2/3	ymm2/2	xmm2/1	xmm2/0
+	+	+	+	+	+	+	+
zmm3/7 lub m512/7	zmm3/6 lub m512/6	zmm3/5 lub m512/5	zmm3/4 lub m512/4	ymm3/3 lub m256/3	ymm3/2 lub m256/2	xmm3/1 lub m128/1	xmm3/0 lub m128/0
=	=	=	=	=	=	=	=
zmm1/71	zmm1/6	zmm1/5	zmm1/4	ymm1/3	ymm1/2	xmm1/1	xmm1/0

Typy danych AVX

Typy danych dla AVX

- Liczby całkowite (packed)

Nazwa	zakres	Oznaczenie w AVX
Bajt	8 bitów	B
Słowo	16 bitów	W
Podwójne słowo	32 bity	D
Poczwórne słowo	64 bity	Q

Typy danych dla AVX

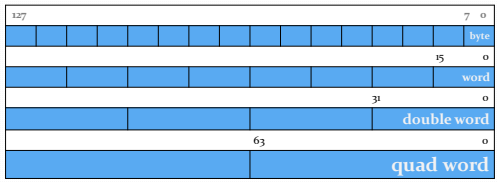
- Liczby zmienno-przecinkowe (packed i scalar)

nazwa	zakres	Oznaczenie w AVX
Pojedyncza precyzja	32 bity	SS, PS
Podwójna precyzja	64 byty	SD, PD

- Specyfikatory zmiany typu:
  xmmword ptr [adres]
  ymmword ptr [adres]

Typy danych AVX liczby całkowite

Przykład na rejestrach 128 bitowych **xmm**



Typy danych AVX

Liczby zmienno-przecinkowe

PS – *vector* liczb pojedynczej precyzji
PD - *vector* licb podwójnej precyzji
SS – *scalar* pojedynczej precyzji
SD – *scalar* podwójnej precyzji

Powyższe oznaczenia mają odzwierciedlenie w nazwach instrukcji, „mnemonikach" dla liczb zmienno-przecinkowych.

Instrukcje AVX

Instrukcje typy AVX

Pytanie: po co stosować instrukcje typu *scalar* skoro wykorzystują jedną najmłodszą część rejestru.

1. nie zawsze działamy na wektorach.
2. pominięcie koprocesora.
3. gdy liczba danych jest niepodzielna przez liczbę elementów wektora.

Jeśli AVX operuje na „skalarach", starsze części rejestru są prawie zawsze zerowane.

Instrukcje typy AVX

Instrukcje AVX podobnie jak instrukcje SSE są instrukcjami wektorowymi, jednak nie poleca się łączenia w jednym programie/podprogramie instrukcji AVX z SSE, ponieważ powoduje to znaczne spowolnienie działania programu/podprogramu.

Instrukcje typy AVX

Intel® Integrated Performance Primitives

- https://software.intel.com/sites/landingpage/IntrinsicsGuide/#techs=AVX,AVX2,FMA
- https://software.intel.com/content/www/us/en/develop/tools/oneapi/components/ipp.html

Ekwiwalent np. dla **VADDPD**

```
__m128d  _mm128_add_pd (__m128d a, __m128d b);
__m256d  _mm256_add_pd (__m256d a, __m256d b);
__m512d  _mm512_add_pd (__m512d a, __m512d b);
```


Systematyka instrukcji AVX

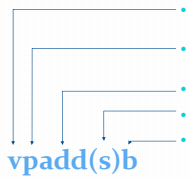
- Dokumentacja firmy Intel wyróżnia 12 kategorii instrukcji AVX.
- Na potrzeby niniejszego wykładu zastosowano podział na instrukcje AVX dotyczące liczb całkowitych, liczb zmienno-przecinkowych oraz oddzielną grupę FMA, która w AVX operuje wyłącznie na liczbach zmienno-przecinkowych. W AVX dostępna jest również grupa instrukcji szyfrujących wykorzystująca algorytm AES (ang. *Advanced Encryption Standard*)

Systematyka instrukcji AVX

- Pośród rozkazów typu AVX wyróżniamy grupy: AVX, AVX2, FMA
- AVX operuje na rejestrach ymm oraz xmm
- AVX2 wyłącznie na rejestrach ymm
- FMA na rejestrach ymm
- Instrukcje szyfrujące algorytmem AES na rejestrach xmm
- Najogólniejszą systematyką instrukcji AVX jest podział na instrukcje dla liczb całkowitych i dla liczb zmienno-przecinkowych, w tych ostatnich sytuują się instrukcje FMA.

Budowa rozkazu AVX

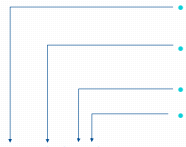
Budowa rozkazu AVX liczby całkowite



- Mnemoniki prawie wszystkich rozkazów AVX rozpoczynają się od litery **v** (od słowa Vector);
- 1 literowy skrót **p** od „packed", jednak umieszczony na początku rozkazu określa operacje na liczbach całkowitych;
- 3-4 literowy skrót wykonywanego działania (add,sub,mul...);
- niektóre instrukcje są z nasyceniem „saturation" skrót **s**;
- jednoliterowy skrót określa zakres operacji, może być (B) bytes, (W) word, (D) double word, (Q) quad word.

Rozkaz **vpaddb** wykonuje dodawanie (add) wektorowo/równolegle (p) liczb całkowitych w zakresie 8 bitów (b) i ewentualnie z nasyceniem

Budowa rozkazu AVX liczby zmienno-przecinkowe

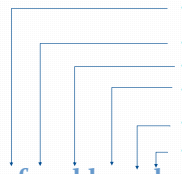


- Mnemoniki prawie wszystkich rozkazów AVX rozpoczynają się od litery **v** (od słowa Vector);
- 3-4 literowy skrót wykonywanego działania (np. add, mul, itp);
- litera **p** lub **s** określa, eng. packed lub eng. scalar;
- litera **d** lub **s** oznacza stopień precyzji: double lub single.

vaddpd

Rozkaz **vaddpd** wykonuje dodawanie (add) wektorowo/równolegle (p) liczb zmienno-przecinkowych podwójnej precyzji (d).

Budowa rozkazu AVX operacje FMA



- Mnemoniki prawie wszystkich rozkazów AVX rozpoczynają się od litery **v** (od słowa Vector);
- 2 literowy skrót dla FMA (skumulowane wyniki dodawania);
- 3-4 literowy skrót wykonywanego działania (add,sub,mul, itp);
- 3 cyfry określające kolejność mnożenia i dodawania, może być 132, 213, 231 (np. 132 mnoży 1. x 3. i dodaje 2.);
- litera p lub s określa sposób wykorzystania rejestru eng. „packed", lub „scalar";
- litera **d** lub **s** oznacza stopień precyzji „double" lub „single";

vfmadd132pd

Rozkaz **vfmadd132pd** mnoży (**m**) i dodaje (**add**) równolegle/packed (**p**) liczby zmiennoprzecinkowe podwójnej precyzji (**d**), kolejność operacji arytmetycznych jest oznaczona przez trzy cyfry **132,** czyli wg przykładu mnoży 1. i 3. argument, do iloczynu dodaje 2. argument.

Bajt sterujący imm8

Część instrukcji AVX
wykorzystuje, jako argument, **bajt sterujący** imm8

imm8[7]	imm8[6]	imm8[5]	imm8[4]	imm8[3]	imm8[2]	imm8[1]	imm8[0]
1	0	1	0	1	1	1	0

W instrukcjach bajt sterujący najczęściej jest zapisywany w postaci liczby szesnastkowej.

np. 0ech

Instrukcje AVX

dla liczb całkowitych

Instrukcje AVX dla liczb całkowitych

- Instrukcje przesłania
- Operacje matematyczne
- Operacje porównania
- Operacje przesunięcia (bitowe, arytmetyczne, logiczne)
- Instrukcje logiczne
- Instrukcje zerowania
- Instrukcje wyrównania
- Instrukcje dodatkowe (ładowanie ustawień)

Operacje przesłania AVX

- **Instrukcje przesłania:**

VMOVD, VMOVQ
VMOVDQA, VMOVDQU, VMOVNTDQA
VMOVNTDQ, VLDDQU
VPMOV[S/Z]XBW, VPMOV[S/Z]XBD
VPMOV[S/Z]XBQ, VPMOV[S/Z]XWD
VPMOV[S/Z]XWQ, VPMOV[S/Z]XDQ
VPMOVMSKB, VMASKMOVDQU, VPMASKMOV[D/Q]

Operacje przesłania AVX

- **Instrukcje kompresji/rozpakowania:**
VPACK[S/U]SWB, VPACK[S/U]SDW,
VPUNPCKHBW, VPUNPCKHWD, VPUNPCKHDQ,
VPUNPCKHQDQ, VPUNPCKLBW, VPUNPCKLWD,
VPUNPCKLDQ, VPUNPCKLQDQ

Operacje przesłania AVX

- **Instrukcje przetasowania:** VPSHUFB, VPSHUFD VPSHUFHW, VPSHUFLW
- **Instrukcje permutacji:** VPERMD, VPERMQ
- **Instrukcje mieszające:** VPBLENDB, VPBLENDW, VPBLENDD
- **Instrukcje rozgłaszania:** VPBROADCASTB, VPBROADCASTW VPBROADCASTD, VPBROADCASTQ
- **Instrukcje zbierania:** VPGATHERDD, VPGATHERQD VPGATHERDQ, VPGATHERQQ

Instrukcja przesłania
VMOV[D/Q]

vmovd xmm1, r/m32 xmm1 ← r/m32
vmovq xmm1, r/m64 xmm1 ← r/m64
vmovq xmm1, xmm2/m64 xmm1 ← xmm2/m64

vmovd r/m32, xmm1 r/m32 ← xmm1
vmovq r/m64, xmm1 r/m64 ← xmm1
vmovq xmm1/m64, xmm2 xmm1/m64 ← xmm2

VMOVD / VMOVQ **przesyła** podwójne lub poczwórne słowo z rejestru ogólnego przeznaczenia/pamięci do rejestru xmm lub odwrotnie. Używany jest jeden najmłodszy element rejestru xmm, starsze elementy są zerowane.

Instrukcja przesłania z wyrównaniem
VMOVDQ[A/U]

vmovdq[a/u] xmm1, xmm2/m128
vmovdq[a/u] ymm1, ymm2/m256

vmovdq[a/u] xmm2/m128, xmm1
vmovdq[a/u] ymm2/m256, ymm1

Przesyła **całą zawartość (128 lub 256 bitów)** źródła do celu, jeśli **celem lub źródłem** jest **pamięć**, wówczas w wersji (A) **dane w pamięci muszą być wyrównane** do granicy **16** (m128) lub **32** (m256) bajtów, w przeciwnym wypadku zgłaszany jest wyjątek ochrony pamięci. Aby przesłać dane do/z niewyrównanych lokalizacji pamięci należy w instrukcji zamiast (A) użyć (U).

cel (r) ← źródło (r/m) cel (r/m) ← źródło

Bity od 128/256 do MSB są zerowane.

Instrukcja przesłania z wyrównaniem
VMOVNTDQ[A]

vmovntdqa xmm1, m128 cel (r) ← źródło (m)
vmovntdqa ymm1, m256

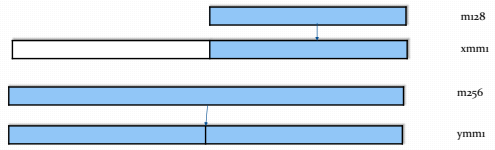
vmovntdq m128, xmm1 cel (m) ← źródło (r)
vmovntdq m256, ymm1

Przesyła **całą zawartość** z/do pamięci m128/m256 do/z rejestru xmm1/ymm1.
Dla instrukcji w wersji (A) **pamięć musi być wyrównana** (ang. *aligne*) do granicy **16** (m128) lub **32** (256) bajtów, w przeciwnym wypadku zgłaszany jest wyjątek ochrony pamięci, alternatywnie można zastosować instrukcję bez litery A. **NT** oznacza (non-temporal hint) przesłanie z pominięciem pamięci podręcznej (cache).

Bity od 128/256 do MSB są zerowane.

Instrukcja ładowanie danych z pamięci
VLDDQU

vlddqu xmm1, m128
vlddqu ymm1, m256
Ładuje 256/128 bitowe dane całkowite z niewyrównanej pamięci do rejestru celu.



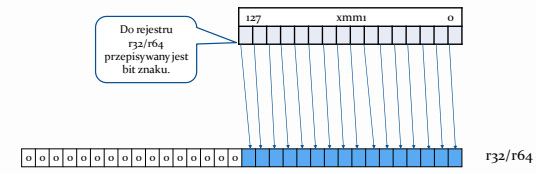
Bity od 128/256 do MSB są zerowane.

Instrukcja przesłania
VPMOVMSKB

vpmovmaskb reg, xmm1 — rejestr ← xmm1
vpmovmaskb reg, ymm1 — rejestr ← ymm1 (AVX2)

Przesyła najstarsze bity (bity znaku) **każdego bajtu** rejestru xmm1/ymm1 po kolei do rejestru r32/r64, dla xmm przenosi **16 bitów** do r32, dla ymm przenosi **32 bity** do r64, pozostałe starsze bity są zerowane.

Instrukcja przesłania
VPMOVMSKB



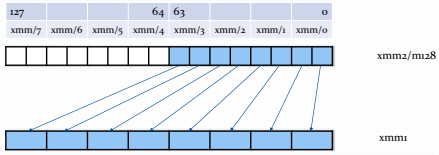
Instrukcje przesłania
z konwersją

Instrukcje przesłania z konwersją
VPMOV[S/Z]XB[W/D/Q], VPMOV[S/Z]XW[D/Q] VPMOV[S/Z]XDQ

vpmov[s/z]xbw xmm1, xmm2/m64
vpmov[s/z]xbd xmm1, xmm2/m32
vpmov[s/z]xbq xmm1, xmm2/m16
vpmov[s/z]xwd xmm1, xmm2/m64
vpmov[s/z]xwq xmm1, xmm2/m32
vpmov[s/z]xdq xmm1, xmm2/m16

Instrukcja zamienia (konwertuje) ze znakiem / bez znaku:
bajty na słowa/podwójne słowa/poczwórne słowa, **słowa na** podwójne słowa/poczwórne słowa, **podwójne słowa na** poczwórne słowa przepisując odpowiednio wartości z młodszej części rejestru xmm2/(m64||m32||m16) **do rejestru celu xmm1.**

Instrukcja przesłania z konwersją
VPMOVSXBW

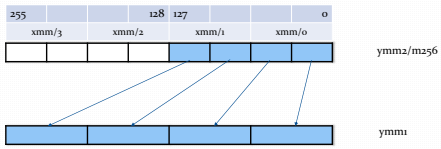


Instrukcje przesłania z konwersją
VPMOVSXB[W/D/Q], VPMOVSXW[D/Q], VPMOVSXDQ

vpmov[s/z]xbw ymm1, ymm2/m128
vpmov[s/z]xbd ymm1, ymm2/m64
vpmov[s/z]xbq ymm1, ymm2/m32
vpmov[s/z]xwd ymm1, ymm2/m128
vpmov[s/z]xwq ymm1, ymm2/m64
vpmov[s/z]xdq ymm1, ymm2/m32

Instrukcja **zamienia** (konwertuje) ze znakiem / bez znaku:
bajty na słowa/podwójne słowa/poczwórne słowa, **słowa na** podwójne słowa/poczwórne słowa, **podwójne słowa na** poczwórne słowa przepisując odpowiednio wartości z młodszej części z rejestru ymm2/(m128||m64||m32) do rejestru celu **ymm1,** na młodszą część rejestru.

Instrukcja przesłania z konwersją
VPMOVSXDQ



Instrukcje przesłania - przykład:

```
vmovdqu ymm1,ymmword ptr[rdi]        ; rdi = int * tab1[]
vmovdqu ymm1,ymmword ptr[rdi+rax]    ; rdi = int * tab1[n] ; rax = n

vmovdqu ymm2, ymmword ptr[rsi]       ; rsi = int * tab2[]
vmovdqu ymm2, ymmword ptr[rsi+rcx]   ; rsi = int * tab2[m] ; rcx=m
```

Ustalenie typu tablicowego dla całego rejestru ymm1/ymm2 czyli ładowanie (loading) adresu pierwszego elementu tablicy (komórki pamięci) oraz kolejnych n adresów (wielokrotność 4) o wielkości podwójnego słowa.

```
vmovdqa xmm6, xmmword ptr [ebx]   ; ebx = unsigned short * a
vpmovzxwd ymm5, xmm6              ; konwersja 16 do 32 bitów
```

Ponieważ obliczenia na 16 bitach mogły by doprowadzić do przepełnienia (overflow), typ `unsigned short` konwertujemy na `unsigned int` 32 bity zachowując przy tym ilość elementów wektora równą 8.

Instrukcje przesłania
warunkowego

Instrukcja przesłania warunkowego
VMASKMOVDQU

vmaskmovdqu xmm1, xmm2

Celem jest obszar 16 bajtów pamięci adresowany przez DS: DI / EDI / RDI.
Bajty ze źródła xmm1 są przesyłane do celu pod warunkiem, że siódme bity (bity znaku) odpowiadających im bajtów z xmm2 są jedynkami.

xmm2 = maska

if xmm2[i][7] = 1 then m128[i] = xmm1[i]

i – jest numerem bajtu

Instrukcja przesłania warunkowego
VPMASKMOV[D/Q]

vpmaskmov[d/q] xmm1, xmm2, m128
vpmaskmov[d/q] ymm1, ymm2, m256
vpmaskmov[d/q] m128, xmm1, xmm2
vpmaskmov[d/q] m256, ymm1, ymm2

Przesyła podwójne/poczwórne słowa z/do pamięci m128/m256 lub xmm2/ymm2 do/z rejestru celu xmm2/ymm2 lub xmm1/ymm1,pod warunkiem, że bit znaku odpowiadających wartości z rejestru maski (drugi operand) xmm2/ymm2 lub xmm1/ymm1 **jest ustawiony na jeden**, w przeciwnym wypadku zapisuje zero.

if źródło1[i][31] == 1 then cel[i] ← źródło2[i] else cel[i] ← 0

Bity od 128/256 do MSB są zerowane.

Instrukcje kompresji

Instrukcja kompresji
VPACK[S/U]SWB

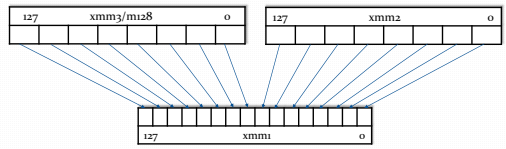
vpack[s/u]swb xmm1, xmm2, xmm3/m128
vpack[s/u]swb ymm1, ymm2, ymm3/m256 (AVX2)

Konwertuje słowa **ze znakiem** na bajty ze znakiem (S) / bez znaku(U), z rejestru xmm2 / ymm2 wpisuje **do młodszych** części rejestru xmm1, z xmm3/m128 / ymm3/ m256 wpisuje **do starszych** części rejestru xmm1/ ymm1. Starsza część rejestru ymm1 jest wypełniana danymi ze starszych części rejestrów hi ymm2 i hi ymm3/m256. Wynik jest zapisywany ze znakiem(S) / bez znaku(U) oraz z nasyceniem.

Bity od 128/256 do MSB są zerowane.

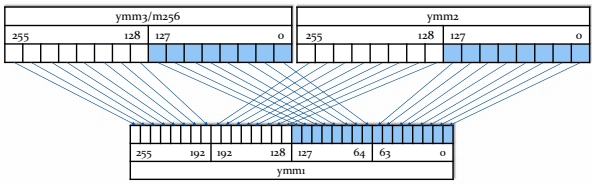
Instrukcja kompresji
VPACK[S/U]SWB

vpack[s/u]swb xmm1, xmm2, xmm3/m128



Instrukcja kompresji
VPACK[S/U]SWB

vpack[s/u]swb ymm1, ymm2, ymm3/m256 (AVX2)



Instrukcja kompresji
VPACK[S/U]SDW

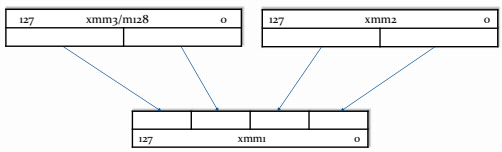
vpack[s/u]sdw xmm1, xmm2, xmm3/m128
vpack[s/u]sdw ymm1, ymm2, ymm3/m256 (AVX2)

Konwertuje podwójne słowa **ze znakiem** na słowa ze znakiem(S)/bez znaku(U), z rejestru xmm2/ lo ymm2 wpisuje **do młodszych** części rejestru xmm1/ lo ymm1, z xmm3/m128 / lo ymm3/ lo m256 wpisuje **do starszych** części rejestru celu xmm1/lo ymm1. Starsza część rejestru ymm1, jest wypełniana danymi ze starszych części rejestrów hi ymm2 oraz hi ymm3/m256. Wynik jest zapisywany ze znakiem(S) / bez znaku(U) oraz z nasyceniem.

Bity od 128/256 do MSB są zerowane.

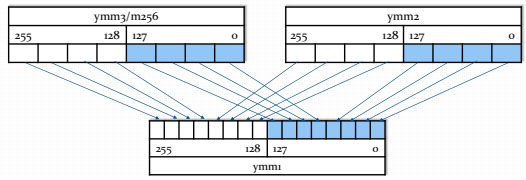
Instrukcja kompresji
VPACK[S/U]SDW

vpack[s/u]sdw xmm1, xmm2, xmm3/m128



Instrukcja kompresji
VPACK[S/U]SDW

vpack[s/u]sdw ymm1, ymm2, ymm3/m256 (AVX2)

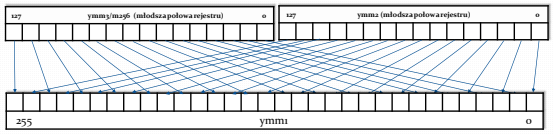


Instrukcja kompresji

VPUNPCKLBW / VPUNPCKLWD / VPUNPCKLDQ / VPUNPCKLQDQ

vpunpcklbw xmm1, xmm2, xmm3/m128
vpunpcklbw ymm1, ymm2, ymm3/m256 (AVX2)

Bajty z młodszej połowy rejestru ymm2 (xmm2) oraz ymm3 (xmm3)/m256(m128) zapisuje **z przeplotem** jako **bajty** do rejestru celu ymm1/xmm1.

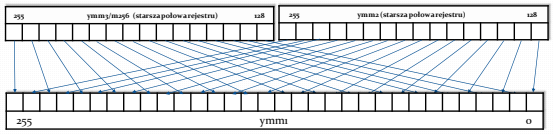


Instrukcja kompresji

VPUNPCKHBW / VPUNPCKHWD / VPUNPCKHDQ / VPUNPCKHQDQ

vpunpckhbw xmm1, xmm2, xmm3/m128
vpunpckhbw ymm1, ymm2, ymm3/m256 (AVX2)

Bajty ze starszej połowy rejestru ymm2 (xmm2) oraz ymm3 (xmm3)/m256(m128) zapisuje **z przeplotem** jako **bajty** do rejestru celu ymm1/xmm1.

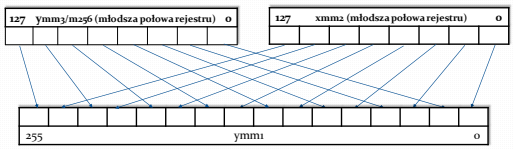


Instrukcja kompresji

VPUNPCKLBW / **VPUNPCKLWD** / VPUNPCKLDQ / VPUNPCKLQDQ

vpunpcklwd xmm1, xmm2, xmm3/m128
vpunpcklwd ymm1, ymm2, ymm3/m256 (AVX2)

Słowa z młodszej połowy rejestru ymm2 (xmm2) oraz ymm3 (xmm3)/m256(m128) zapisuje **z przeplotem** jako **słowa** do rejestru celu ymm1/xmm1.



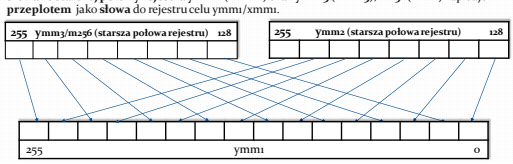
Bity od 128/256 do MSB są zerowane.

Instrukcja kompresji

VPUNPCKHBW / **VPUNPCKHWD** / VPUNPCKHDQ / VPUNPCKHQDQ

vpunpckhwd xmm1, xmm2, xmm3/m128
vpunpckhwd ymm1, ymm2, ymm3/m256 (AVX2)

Słowa ze starszej połowy rejestru ymm2 (xmm2) oraz ymm3 (xmm3)/m256(m128) zapisuje **z przeplotem** jako **słowa** do rejestru celu ymm1/xmm1.



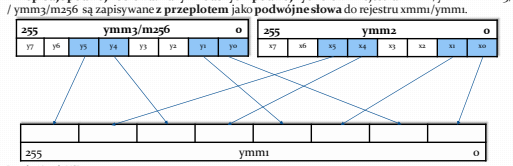
Bity od 128/256 do MSB są zerowane.

Instrukcja kompresji

VPUNPCKLBW / VPUNPCKLWD / **VPUNPCKLDQ** / VPUNPCKLQDQ

vpunpckldq xmm1, xmm2, xmm3/m128
vpunpcklqdq ymm1, ymm2, ymm3/m256 (AVX2)

Przepisuje podwójne słowa. Pary młodszych podwójnych słów z rejestru xmm2/ymm2 i xmm3/m128 / ymm3/m256 są zapisywane **z przeplotem** jako **podwójne słowa** do rejestru xmm1/ymm1.



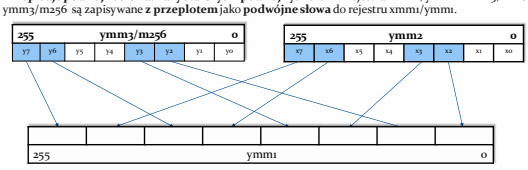
Bity od 128/256 do MSB są zerowane.

Instrukcja kompresji

VPUNPCKHBW / VPUNPCKHWD / **VPUNPCKHDQ** / VPUNPCKHQDQ

vpunpckhdq xmm1, xmm2, xmm3/m128
vpunpckhqdq ymm1, ymm2, ymm3/m256 (AVX2)

Przepisuje podwójne słowa. Pary starszych podwójnych słów z rejestru xmm2/ymm2 i xmm3/m128 / ymm3/m256 są zapisywane **z przeplotem** jako **podwójne słowa** do rejestru xmm1/ymm1.



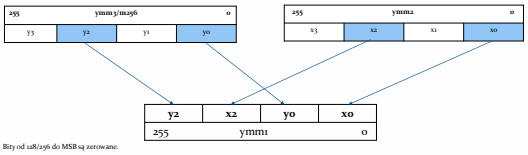
Bity od 128/256 do MSB są zerowane.

Instrukcja kompresji

VPUNPCKLBW / VPUNPCKLWD / VPUNPCKLDQ / **VPUNPCKLQDQ**

vpunpcklqdq xmm1, xmm2, xmm3/m128
vpunpcklqdq ymm1, ymm2, ymm3/m256 (AVX2)

Przepisuje młodsze poczwórne słowa z rejestru xmm2/ymm2 oraz młodsze z rejestru xmm3/m128/ymm3/m256 **z przeplotem** do rejestru xmm1/ymm1.



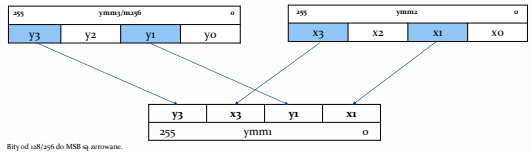
Bity od 128/256 do MSB są zerowane.

Instrukcja kompresji

VPUNPCKHBW / VPUNPCKHWD / VPUNPCKHDQ / **VPUNPCKHQDQ**

vpunpckhqdq xmm1, xmm2, xmm3/m128
vpunpckhqdq ymm1, ymm2, ymm3/m256 (AVX2)

Przepisuje młodsze poczwórne słowa z rejestru xmm2/ymm2 oraz młodsze z rejestru xmm3/m128/ymm3/m256 **z przeplotem** do rejestru xmm1/ymm1.



Bity od 128/256 do MSB są zerowane.

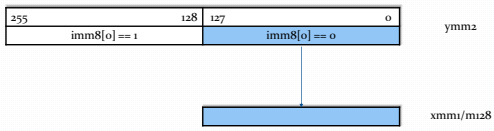
Instrukcje wyłuskiwania / wstawiania

Instrukcja wyłuskiwania

VEXTRACTI128 / VINSERTI128

vextracti128 xmm1/m128, ymm2, imm8 (AVX2)

Przepisuje 128 bitów z rejestru ymm do rejestru xmm1 lub m128. Jeśli zerowy bitu bajtu sterującego imm8[0] = 0 przepisuje młodszą część, a jeśli imm8[0] = 1 przepisuje starszą część rejestru ymm2.

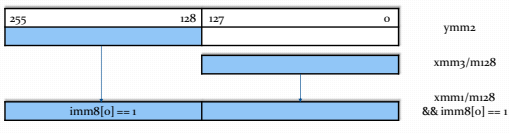


Instrukcja wstawiania

VEXTRACTI128 / **VINSERTI128**

vinserti128 ymm1, ymm2, xmm3/m128, imm8 (AVX)

Przepisuje cały rejestr ymm2 do ymm1 następnie przepisuje rejestr xmm3 lub m128 również do rejestru celu ymm1 zależnie od ustawienia bitu bajtu sterującego: imm8[0] = 0 przepisuje xmm3/m128 na młodszą część, gdy imm8[0] = 1 na starszą część celu ymm1.



Instrukcje tasowania

Instrukcja tasowania

VPSHUFB

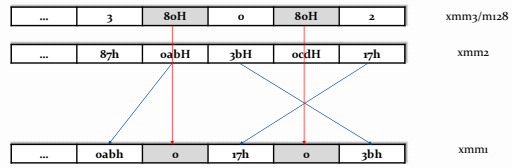
vpshufb xmm1, xmm2, xmm3/m128
vpshufb ymm1, ymm2, ymm3/m256 (AVX2)

Tasuje bajty z xmm2/ymm2, **w zależności od bitu znaku** kolejnych bajtów rejestru xmm3/m128 / ymm3/m256. Jeśli bit znaku jest ustawiony odpowiedni **bajt** rejestru celu xmm1/ymm **jest zerowany**, jeśli bit znaku xmm3/ymm3 / m128/m256 nie jest ustawiony wówczas z takiego bajtu jest tworzony 4 (xmm) lub 5 (ymm) bitowy **indeks wskazujący numer bajtu**, który ma być przepisany z xmm2/ymm2 do właściwego xmm1/ymm1.

```
i = numer bajtu
if xmm3/m128[i][7] == 1 then xmm1[i] = 0
else { index = xmm3/m128[i]
       xmm1[i] = xmm2[index]
       }
```


Instrukcja tasowania

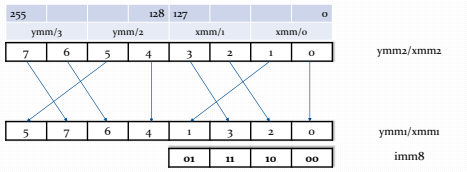
VPSHUFB



Instrukcja tasowania

VPSHUFD

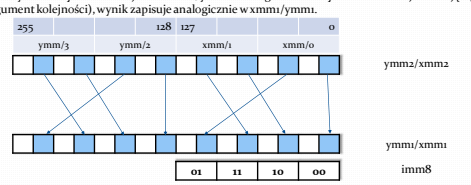
vpshufd xmm1, xmm2 imm8
vpshufd ymm1, ymm2, imm8 (AVX2)
Tasuje podwójne słowa z rejestru xmm2/ymm2 **według** dwubitowych wartości bajtu sterującego imm8 (argument kolejności), wynik zapisuje w xmm1/ymm1, tasowanie odbywa się w blokach 128 bitowych.



Instrukcja tasowania

VPSHUFLW

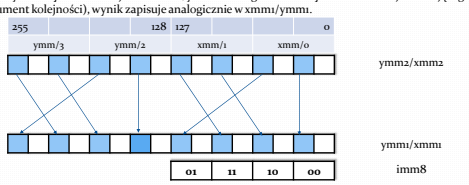
vpshuflw xmm1, xmm2 imm8 (AVX)
vpshuflw ymm1, ymm2, imm8 (AVX2)
Tasuje wektory **młodszych słów** z rejestru xmm2/ymm2 według **dwubitowych wartości** bajtu sterującego imm8 (argument kolejności), wynik zapisuje analogicznie w xmm1/ymm1.



Instrukcja tasowania

VPSHUFHW

vpshufhw xmm1, xmm2 imm8 (AVX)
vpshufhw ymm1, ymm2, imm8 (AVX2)
Tasuje wektory **starszych słów** z rejestru xmm2/ymm2 według **dwubitowych wartości** bajtu sterującego imm8 (argument kolejności), wynik zapisuje analogicznie w xmm1/ymm1.



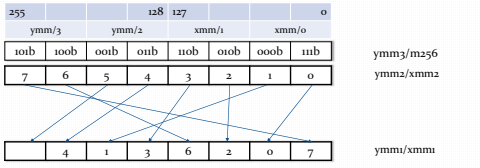
Instrukcje permutacji

Instrukcja tasowania

VPERMD

vpermd ymm1, ymm2, ymm3/m256 (AVX2)

Wykonuje permutacje wektorów podwójnych słów z rejestru **ymm3/m256** według porządku podanego w **ymm2**, najmłodsze **3 bity** odpowiedniego podwójnego słowa rejestru ymm2 wyznaczają, z którego miejsca w ymm3/m256 zostanie skopiowane podwójne słowo do miejsca położenia „adresu" (ymm2). Wynik jest zapisywany w **ymm1**.

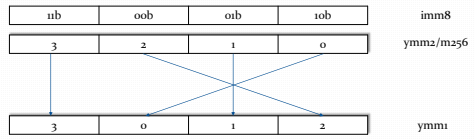


Instrukcja permutacji

VPERMQ

vpermq ymm1, ymm2/m256, imm8 (AVX2)

Wykonuje **permutacje** wektorów **poczwórnych słów** z rejestru **ymm2/m256** według porządku określonego w **imm8**, kolejne dwubitowe pola **imm8** określają, spod którego indeksu „adresu" zostaną skopiowane poczwórne słowa z **ymm2/m56**. Wynik jest zapisywany do **ymm1**.



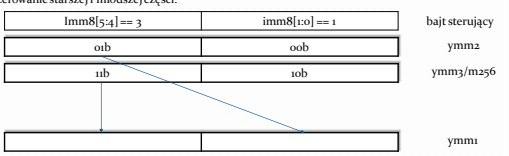
Bity od 128/256 do MSB są zerowane.

Instrukcja permutacji

VPERM2I128

vperm2i128 ymm1, ymm2, ymm3/m256, imm8 (AVX2)

Wykonuje **permutacje** dwóch wektorów 128 bitowych z rejestrów **ymm2** oraz **ymm3/m256**, bajt sterujący **imm8** odpowiada za sposób przepisania, pola imm8[5:4] i imm8[1:0] są indeksami wskazującymi skąd należy pobrać starszą i młodszą część rejestru celu, bity **imm8[7] = 1** i **imm8[3] = 1** powodują wyzerowanie starszej i młodszej części.



Instrukcje mieszające

Instrukcja mieszająca

VPBLENDVB

vpblendvb xmm1, xmm2, xmm3/m128, xmm4 (AVX)
vpbelendvb ymm1, ymm2, ymm3/m256, ymm4 (AVX2)

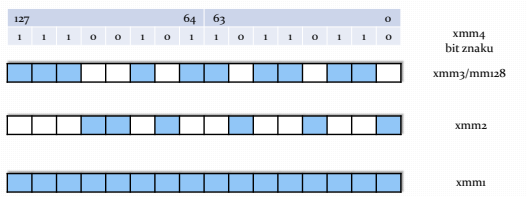
Miesza wektory bajtów z rejestru xmm2/ymm2 oraz xmm3/ymm3 lub m128/m256 **według bitu znaku** każdego bajtu w xmm4/ymm4, wynik zapisuje w xmm1/ymm1.

```
i <0, 15>  lub <0, 32> - ilość bajtów
if źródło3 [i][7] = 1   => cel[i] = źródło2[i]
else  cel[i] = źródło1[i]

if xmm4 [i][7] = 1   => xmm1[i] = xmm3/m128[i]
else  xmm1[i] = xmm2[i]

if  ymm4[i][7] = 1   => ymm1[i] = ymm3/m256[i]
else  ymm1[i] = ymm2[i]
```

Bity od 128/256 do MSB są zerowane.

Instrukcja mieszająca

VPBLENDVB



Instrukcja mieszająca

VPBLENDW

Miesza wektory słów. W oparciu o bajt kontrolny wybiera z rejestru xmm3/ymm3 lub m128/m256 elementy wektora dla imm8[i] = 1, w przypadku wartości indeksu 8-15 należy odjąć 8 aby odwołać się do bitu z bajtu kontrolnego. Elementy wektora dla których imm8 = 0 są uzupełniane odpowiednimi elementami xmm2/ymm2. Wynik zapisuje w xmm1/ymm1.

i <0, 7> lub <0, 15> - indeks słowa
if imm8[i modulo 8] = 1 then cel[i] = źródło2[i]
else cel[i] = źródło1[i]

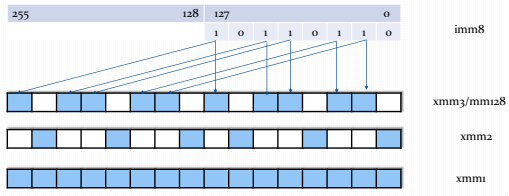
if imm8[i]= 1 then xmm1[i] = xmm3/m128[i]
else xmm1[i] = xmm2[i]

if imm8[i modulo 8] = 1 then ymm1[i] = ymm3/m256[i]
else ymm1[i] = ymm2[i]

Bity od 128/256 do MSB są zerowane.

Instrukcja mieszająca

VPBLENDW



Instrukcja mieszająca

VPBLENDD

vpblendd ymm1, ymm2, ymm3/m256, imm8 (AVX2)
Miesza wektory podwójnych słów z rejestru ymm2 oraz ymm3 lub m256, w oparciu o specyfikację z bajtu kontrolnego imm8, wynik zapisuje w ymm1.

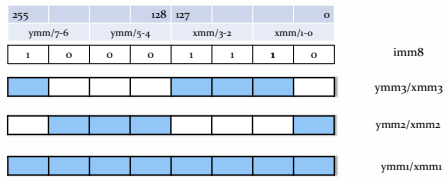
i <0, 7> - indeks podwójnego słowa
if imm8[i] = 1 then cel[i] = źródło2[i]
else cel[i] = źródło1[i]

if imm8[i] = 1 then ymm1[i] = ymm3/m256[i]
else ymm1[i] = ymm2[i]

Bity od 128/256 do MSB są zerowane.

Instrukcja mieszająca

VPBLENDD

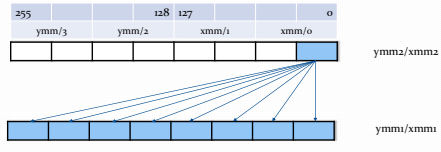


Instrukcje rozgłaszające

Instrukcja rozgłaszania

VPBROADCAST[B/W/Q

vpbroadcast[b/w/d/q] xmm1, xmm2/m8/m16/m32/m64 (AVX2)
vpbroadcast[b/w/d/q] ymm1, ymm2/m8/m16/m32/m64 (AVX2)
Rozgłasza tę samą wartość 8/16/32/64 bitową ze źródła xmm2/ymm2 lub pamięci m8/m16/m32/m64 do wszystkich elementów wektora rejestru celu xmm1/ymm1. Jeśli operand źródłowy jest rejestrem wartość rozgłaszana w najmłodszym elemencie wektora. Bity od 128/256 do MSB są zerowane.



Instrukcje zbierania

Instrukcja zbierania
VPGATHER[D/Q][D/Q]

Drugie [D/Q] dotyczy typu danych wartości pobranych z pamięci.

Pierwsze [D/Q] dotyczy adresu, jednocześnie określa maksymalną ilość pobieranych elementów z pamięci.

vpgatherdd xmm1, vm32x, xmm3
vpgatherqd xmm1, vm64x, xmm3

vpgatherdd ymm1, vm32y, ymm3
vpgatherqd ymm1, vm64y, ymm3

vpgatherdq xmm1, vm32x, xmm3
vpgatherqq xmm1, vm64x, xmm3

vpgatherqq ymm1, vm32y, ymm3
vpgatherqq ymm1, vm64y, ymm3

Instrukcja kompletuje wektor xmm1/ymm1 używając **adresów w postaci** podwójnych/poczwórnych słów zdefiniowanych w vm32[x/y]/vm64[x/y] używając jako indeksów podwójnych/poczwórnych słów zapisanych w xmm2/ymm2 do wskazanej lokalizacji pamięci skąd pobierane są wartości podwójnego/poczwórnego słowa.

Pobierane z pamięci wartości są zapisywane do rejestru celu xmm1/ymm1 tylko wówczas gdy najstarsze bity odpowiednich elementów wektora maski xmm3/ymm3 są równe 1.

Bity od 128/256 do MSB są zerowane.

Instrukcja zbierania (szczegółowo) AVX2
VPGATHER[D/Q][D/Q]

adres_fizyczny[i] = adres_bazowy + index[i]*skalowanie + przesunięcie

adres_bazowy – adres danych, określa rejestr GPR ma zostać użyty

index[i] – i-ty element rejestru xmm2/ymm2 (z xmm2/ymm2 używane są jedynie indeksy)

skalowanie – określa rozmiar danych (1, 2, 4, 8)

przesunięcie – wartość w bajtach

Instrukcja zbierania (szczegółowo) AVX2
VPGATHER[D/Q][D/Q]

Adresowanie cd.

W opisie instrukcji vm32x wskazuje wektor czterech 32-bitowych wartości adresów dla konkretnego xmm, vm32y wektor ośmiu 32- bitowych wartości indeksów dla konkretnego ymm.

Notacja vm64x i vm64y wskazuje analogicznie na maksymalnie dwa lub cztery adresy.

Instrukcja zbierania (szczegółowo) AVX2
VPGATHER[D/Q][D/Q]

Działanie instrukcji gather

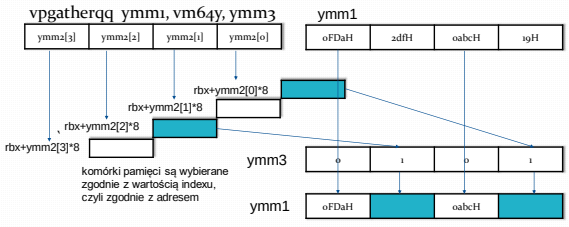
Pobiera z pamięci o wskazanej lokalizacji określonej tu jako adres_fizyczny wartości podwójnych/poczwórnych słów i zapisuje je do rejestru celu ymm1/xmm1 tylko wówczas gdy bit znaku odpowiadającego elementu maski ymm3/xmm3 jest równy jeden, jeśli bit znaku jest równy zero w rejestrze celu zostaje wartość poprzednia. Po wykonaniu operacji pobierania z pamięci elementy maski są zerowane.

if xmm3[i][63/31] then xmm1[i] ← [adres_fizyczny(xmm2[i])]

if ymm3[i][63/31] then ymm1[i] ← [adres_fizyczny(ymm2[i])]

Instrukcja zbierania (przykład) AVX2 VPGATHERQQ

vpgatherqq ymm1, [rbx+ymm2*8], ymm3



Instrukcja zbierania (ogólnie) AVX2
VPGATHER[D/Q][D/Q]

Wyjście[i] = Wejście[Index[i]] Gather AVX2
Wyjście[Index[i]] = Wejście[i] Scather AVX-512

a0	a1	a2	a3	a4	a5	a6	a7	Wejście[i] dane z pamięci
6	4	7	0	1	3	2	5	Index[i]
a6	a4	a7	a0	a1	a3	a2	a5	Wyjście[i] rejestr celu

Model instrukcji Gather

Instrukcja zbierania (ogólnie) AVX2
VPGATHER[D/Q][D/Q]

Różnica pomiędzy instrukcjami
gather a *blend/perm/shuf*

Instrukcje *blend/perm/shuf* operują na rejestrach, zatem najpierw należy załadować dane z pamięci do rejestru ymm/xmm.
Instrukja *gather* pobiera dane bezpośrednio z pamięci, jednak wcześniej trzeba przygotować rejestr indeksów (rejestr porządku).

Operacje arytmetyczne

Operacje arytmetyczne AVX

- Dodawanie: VPADDB, VPADDW, VPADDD, VPADDQ VPADDSB, VPADDSW, VPADDUSB, VPADDUSW VPHADDW, VPHADDD, VPHADDSW
- Odejmowanie: VPSUBB, VPSUBW, VPSUBD, VPSUBQ VPSUBSB, VPSUBSW, VPSUBUSB, VPSUBUSW VPHSUBW, VPHSUBD, VPHSUBSW, VPSADBW
- Mnożenie: VPMULLW, VPMULLD,VPMULHUW VPMULHW, VPMULHRSW, VPMULDQ, VPMILUDQ VPCLMULQDQ
- Mnożenie i dodawanie: VPMADDWD, VPMADDUBSW

Instrukcje dodawania

Instrukcja dodawania
VPADD[B/W/D/Q]

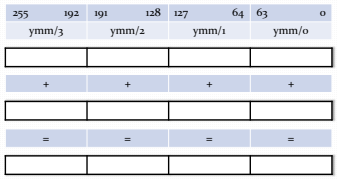
vpadd[b/w/d/q] xmm1, xmm2, xmm3/m128
vpadd[b/w/d/q] ymm1, ymm2, ymm3/m256 (AVX2)

Do wartości bajtów/słów/podwójnych słów/poczwórnych słów z rejestru **xmm2/ymm2** są dodawane równolegle odpowiednie wartości z rejestru **xmm3/ymm3** lub z pamięci **m128/m256**, wynik jest zapisywany w rejestrze **xmm1/ymm1.**

cel = źródło1 + źródło2
xmm1 = xmm2 + xmm3/m128
ymm1 = ymm2 + ymm3/m256

Bity od 128/256 do MSB są zerowane.

Instrukcja dodawania
VPADDQ



Instrukcja dodawania
VPADDS[B/W]

vpaddsb xmm1, xmm2, xmm3/m128

vpaddsb ymm1, ymm2, ymm3/m256 (AVX2)

Dodawanie ze znakiem wektorów bajtów/słów z rejestru xmm2/ymm2 oraz xmm3/ymm3 lub pamięci m128/m256, wynik jest zapisywany **z nasyceniem** w rejestrze xmm1/ymm1.

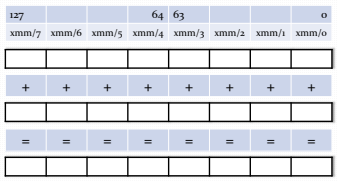
cel = źródło1 + źródło2

xmm1 = xmm2 + xmm3/m128

ymm1 = ymm2 + ymm3/m256

Bity od 128/256 do MSB są zerowane.

Instrukcja dodawania
VPADDSW



Instrukcja dodawania
VPADDUS[B/W]

vpaddusb xmm1, xmm2, xmm3/m128

vpaddusb ymm1, ymm2, ymm3/m256 (AVX2)

Dodawanie bez znaku wektorów bajtów/słów rejestru xmm2/ymm2 i xmm3/ymm3 lub pamięci m128/m256, **wynik** jest zapisywany **z nasyceniem** w rejestrze xmm1/ymm1.

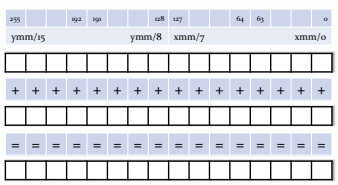
cel = źródło1 + źródło2

xmm1 = xmm2 + xmm3/m128

ymm1 = ymm2 + ymm3/m256

Bity od 128/256 do MSB są zerowane.

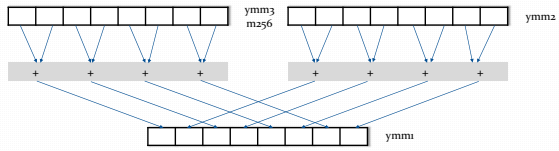
Instrukcja dodawania
VPADDUSW



Instrukcja dodawania
VPHADDW / VPHADDD / VPHADDSW

vphaddd ymm1, ymm2,ymm3/m256

Horyzontalne dodawanie sąsiednich słów/podwójnych słów i zapisywanie wyniku z przeplotem. Jako najmłodsze są zapisywane sumy z rejestru xmm2/ymm2 (operand 2). Ostatnia w/w instrukcja jest dodawaniem słów z nasyceniem.



Instrukcje odejmowania

Instrukcja odejmowania
VPSUB[B/W/D/Q]

vpsub[b/w/d/q] xmm1, xmm2, xmm3/m128

vpsub[b/w/d/q] ymm1, ymm2, ymm3/m256 (AVX2)

Od wartości bajtu/słowa/podwójnego słowa/poczwórnego słowa z rejestru **xmm2/ymm2** są odejmowane równolegle odpowiednie wartości z rejestru **xmm3/ymm3** lub z pamięci **m128/m256**, wynik jest zapisywany w rejestrze **xmm1/ymm1.**

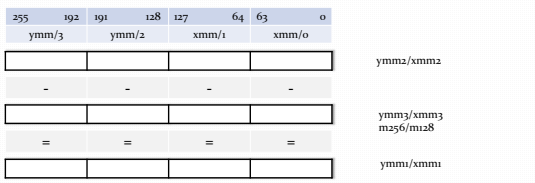
cel = źródło1 - źródło2

xmm1 = xmm2 - xmm3/m128

ymm1 = ymm2 - ymm3/m256

Bity od 128/256 do MSB są zerowane.

Instrukcja odejmowania
VPSUBQ



Instrukcja odejmowania
VPADD[U]S[B/W]

vpsub[u]s[b/w] xmm1, xmm2, xmm3/m128

vpsub[u]s[b/w] ymm1, ymm2, ymm3/m256 (AVX2)

Od wartości ze znakiem/ bez znaku (U) wektorów bajtów/słów rejestru **xmm2/ymm2** są **odejmowane** odpowiednie wartości rejestru **xmm3/ymm3** lub pamięci **m128/m256**, wynik jest zapisywany w rejestrze **xmm1/ymm1** z **nasyceniem.**

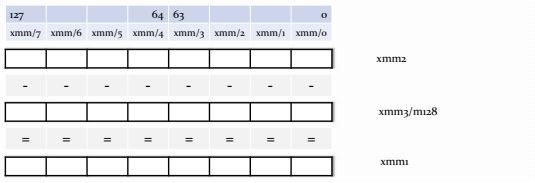
cel = źródło1 - źródło2

xmm1 = xmm2 - xmm3/m128

ymm1 = ymm2 - ymm3/m256

Bity od 128/256 do MSB są zerowane.

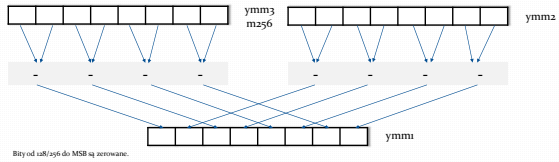
Instrukcja odejmowanie
VPSUBSW



Instrukcja odejmowanie
VPHSUBW / VPHSUBD / VPHSUBSW

vphsubd ymm1, ymm2,ymm3/m256

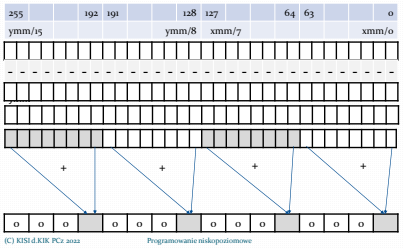
Horyzontalne odejmowanie sąsiednich słów/podwójnych słów i zapisywanie wyniku z przeplotem. Od młodszego elementu wektora jest odejmowany starszy oraz jako najmłodsze są zapisywane różnice z rejestru xmm2/ymm2 (operand 2). Ostatnia instrukcja jest odejmowaniem słów z nasyceniem.



Bity od 128/256 do MSB są zerowane.

Instrukcja sumowanie modułów

VPSADBW



Instrukcje mnożenia

Instrukcja mnożenia

VPMULL[W/D/Q]

vpmull[w/d/q] xmm1, xmm2, xmm3/m128

vpmull[w/d/q] ymm1, ymm2, ymm3/m256 (AVX2)

Mnożenie wektorów słów/podwójnych słów/poczwórnych słów ze znakiem z rejestru xmm2/ymm2 przez odpowiadające im wartości z xmm3/m128 / ymm3/m256, **iloczyny są podwójnymi/poczwórnymi słowami/połowa rejestru**, jednak do rejestru celu xmm1/ymm1 są zapisywane **jedynie młodsze słowa/podwójne słowa/ poczwórne słowa iloczynów.**

cel[i] = lo (źródło1[i] * źródło2[i])

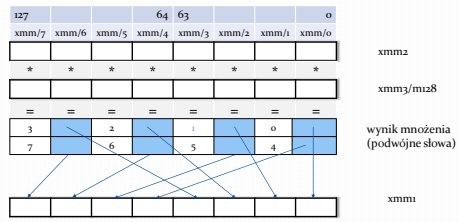
xmm1[i] = lo (xmm2[i] * xmm3/m128[i])

ymm1[i] = lo (ymm2[i] * ymm3/m256[i])

Bity od 128/256 do MSB są zerowane.

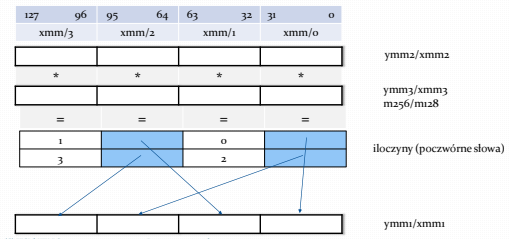
Instrukcja mnożenia

VPMULLW



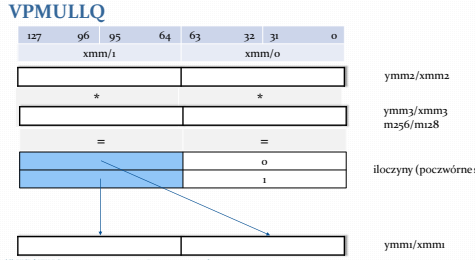
Instrukcja mnożenia

VPMULLD



Instrukcja mnożenia

VPMULLQ



Instrukcja mnożenia
VPMUH[U]W

vpmulh[u]w xmm1, xmm2, xmm3/m128

vpmulh[u]w ymm1, ymm2, ymm3/m256 (AVX2)

Mnożenie wektorów słów bez znaku/ze znakiem (U) z rejestru xmm2/ymm2 przez odpowiadające im wartości z xmm3/m128 / ymm3/m256, **iloczyny są podwójnymi**, jednak do rejestru celu xmm1/ymm1 są zapisywane **jedynie starsze słowa,** iloczynów.

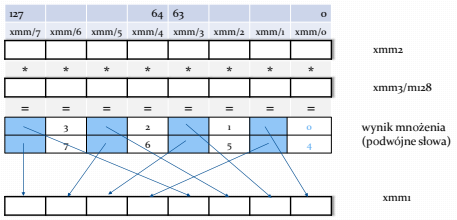
cel[i] = hi (źródło1[i] x źródło2[i])

xmm1[i] = hi (xmm2[i] x xmm3/m128[i])

ymm1[i] = hi (ymm2[i] x ymm3/m256[i])

Bity od 128/256 do MSB są zerowane.

Instrukcja mnożenia
VPMULHW



Instrukcja mnożenia
VPMULHRSW

vpmulhrsw xmm1, xmm2, xmm3/m128

vpmulhrsw ymm1, ymm2, ymm3/m256 (AVX2)

- **Mnoży wektory słów ze znakiem ze skalowaniem i zaokrągleniem**, wartości z rejestru xmm2/ymm2 przez wartości z rejestru xmm3/m128 / ymm3/m256, podwójne słowa iloczynów zostają przesunięte w prawo o 14 bitów oraz zostaje dodana jedynka **w celu zaokrąglenia wartości**. Bity od 1 do 16 są zapisywane w celu.

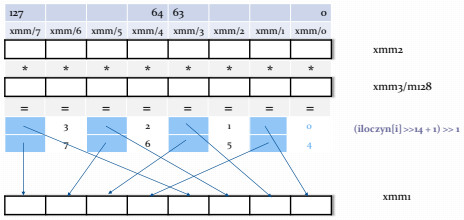
cel[i] = ((źródło1[i] * źródło2[i] >> 14) + 1) >> 1

xmm1[i] = ((xmm2[i] * xmm3/m128[i] >> 14) + 1) >> 1

ymm1[i] = ((ymm2[i] * ymm3/m256[i] >> 14) + 1) >> 1

Bity od 128/256 do MSB są zerowane.

Instrukcja mnożenia
VPMULHW



Instrukcja mnożenia
VPMUL[U]DQ

vpmul[u]dq xmm1, xmm2, xmm3/m128

vpmul[u]dq ymm1, ymm2, ymm3/m256 (AVX2)

Mnożenie **co drugich** elementów wektora podwójnych słów ze znakiem/bez znaku (U) xmm2/ymm2 **z co drugimi** elementami podwójnych słów ze znakiem xmm3/m128 / ymm3/m256, iloczyny są zapisywane w xmm1/ymm1 **jako wektor poczwórnych słów ze znakiem.**

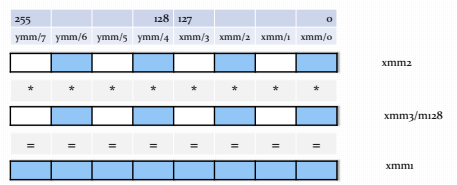
cel[i] = źródło1[2i] * źródło2[2i]

xmm1[i] = xmm2[2i] * xmm3/m128[2i]

ymm1[i] = ymm2[2i] * ymm3/m256[2i]

Bity od 128/256 do MSB są zerowane.

Instrukcja odejmowanie
VPMULDQ



Instrukcja mnożenia
VPCLMULQDQ

vpclmulqdq xmm1, xmm2, xmm3/m128, imm8 (AVX)

Mnożenie poczwórnego słowa z xmm2 przez poczwórne słowo z xmm3/m128, iloczyn jest zapisywany w xmm1. Bity imm8[0] i imm8[4] wybierają młodsze lub starsze (0 lub 1) poczwórne słowa z rejestrów xmm2 i xmm3/m128, które zostaną pomnożone.

if imm8[0] = 0||1 && imm8[4] = 0||1 => cel <- źródło1[0||1] * źródło2[0||1]

if imm8[0] = 0 && imm8[4] = 0 => xmm1 <- xmm2[63:0] * xmm3/m128[63:0]

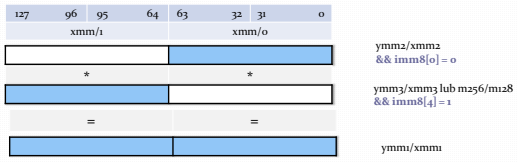
if imm8[0] = 0 && imm8[4] = 1 => xmm1 <- xmm2[63:0] * xmm3/m128[127:64]

if imm8[0] = 1 && imm8[4] = 0 => xmm1 <- xmm2[127:64] * xmm3/m128[63:0]

if imm8[0] = 1 && imm8[4] = 1 => xmm1 <- xmm2[127:64] * xmm3/m128[127:64]

Bity od 128/256 do MSB są zerowane.

Instrukcja mnożenia
VPCLMULQDQ



Instrukcje mnożenia z dodawaniem

Dla liczb zmienno-przecinkowych odpowiednikiem bardziej zaawansowanym są instrukcje FMA

Instrukcja mnożenia i dodawania
VPMADDWD

vpmaddwd xmm1, xmm2, xmm3/m128

vpmaddwd ymm1, ymm2, ymm3/m256 (AVX2)

Mnoży słowa z rejestru xmm2/ymm2 przez słowa z rejestru xmm3/m128 / ymm3/m256, iloczyny są podwójnymi słowami, następnie kolejne podwójne słowa dodaje horyzontalnie i zapisuje jako podwójne słowa w rejestrze celu xmm1/ymm1.

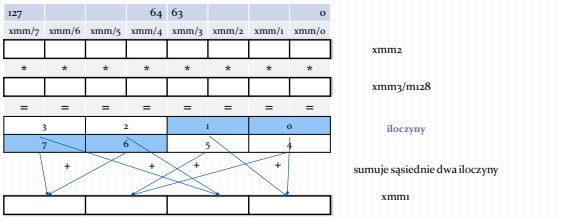
cel[i] = źródło1[2i] * źródło2[2i] + źródło1[2i+1] * źródło2[2i+1]

xmm1[i] = xmm2[2i] * xmm3/m128[2i] + xmm2[2i+1] * xmm3/m128[2i+1]

ymm1[i] = ymm2[2i] * ymm3/m128[2i] + ymm2[2i+1] * ymm3/m128[2i+1]

Bity od 128/256 do MSB są zerowane.

Instrukcja mnożenia
VPMADDWD



Instrukcja mnożenia i dodawania
VPMADDUBSW

vpmaddubsw xmm1, xmm2, xmm3/m128

vpmaddubsw ymm1, ymm2, ymm3/m256 (AVX2)

Mnoży **bajty bez znaku z** rejestru xmm2/ymm2 przez bajty z rejestru xmm3/m128 / ymm3/m256, iloczyny są słowami, następnie dwa kolejne słowa dodaje horyzontalnie i zapisuje z nasyceniem, jako słowa w rejestrze celu xmm1/ymm1.

cel[i] = źródło1[2i] * źródło2[2i] + źródło1[2i+1] * źródło2[2i+1]

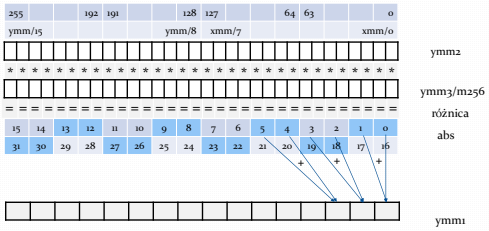
xmm1[i] = xmm2[2i] * xmm3/m128[2i] + xmm2[2i+1] * xmm3/m128[2i+1]

ymm1[i] = ymm2[2i] * ymm3/m128[2i] + ymm2[2i+1] * ymm3/m128[2i+1]

Bity od 128/256 do MSB są zerowane.

Instrukcja sumowanie modułów

VPMADDUBSW



Operacje arytmetyczne AVX cd.

- **Wartość maksymalna:** VPMAXUB, VPMAXUW VPMAXUD, VPMAXSB, VPMAXSW, VPMAXSD
- **Wartość minimalna:** VPMINUB, VPMINUW, VPMINUD VPMINSB, VPMINSW, VPMINSD, VPHMINPOSUW
- **Średnia:** VPAVGB, VPAVGW
- **Wartość bezwzględna liczby:** VPABSB, VPABSW, VPABSD
- **Negacja / zero / zachowanie:** VPSIGNB, VPSIGNW, VPSIGND

Instrukcje wartość maksymalna

Instrukcja wartość maksymalna

VPMAX[U/S][B/W/D]

vpmax[u/s][b/w/d] xmm1, xmm2, xmm3/m128
vpmax[u/s][b/w/d] ymm1, ymm2, ymm3/m256 (AVX2)
Porównuje wartości **bez znaku/ze znakiem** wektory bajtów/słów/podwójnych słów rejestru **xmm2/ymm2** z odpowiednimi wartościami **xmm3/ymm3** lub pamięci **m128/m256**, **wektory wartości maksymalnych** są zapisywane w rejestrze **xmm1/ymm1.**

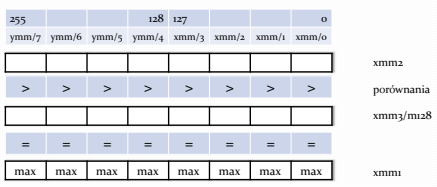
if źródło1[i] > źródło2[i] **then** cel[i] = źródło1[i] **else** cel[i] = źródło2[i]

if xmm2/ymm2[i] > xmm3||m128[i] / ymm3||m256[i]
then xmm1/ymm1[i] = xmm2/ymm2[i]
else xmm1/ymm1[i] = xmm3||m128[i] / ymm3||m256[i]

Bity od 128/256 do MSB są zerowane.

Instrukcja dodawania

VPMAX[U/S][B/W/D]



Instrukcja wartość maksymalna

VPMIN[U/S][B/W/D/Q]

vpmax[u/s]b xmm1, xmm2, xmm3/m128
vpmax[u/s]b ymm1, ymm2, ymm3/m256 (AVX2)
Porównuje wartości **bez znaku/ze znakiem** wektory bajtów/słów/podwójnych słów rejestru **xmm2/ymm2** z odpowiednimi wartościami **xmm3/ymm3** lub pamięci **m128/m256**, **wektory wartości minimalnych** są zapisywane w rejestrze **xmm1/ymm1**.

if źródło1[i] < źródło2[i] **then** cel[i] = źródło1[i] **else** cel[i] = źródło2[i]

if xmm2/ymm2[i] < xmm3||m128[i] / ymm3||m256[i]
then xmm1/ymm1[i] = xmm2/ymm2[i]
else xmm1/ymm1[i] = xmm3||m128[i] / ymm3||m256[i]

Bity od 128/256 do MSB są zerowane.

Instrukcja dodawania
VPMIN[U/S][B/W/D/Q]

255				128	127			0
ymm/7	ymm/6	ymm/5	ymm/4	xmm/3	xmm/2	xmm/1	xmm/0	
								xmm2
<	<	<	<	<	<	<	<	porównania
								xmm3/m128
=	=	=	=	=	=	=	=	
min	min	min	min	min	min	min	min	xmm1

Instrukcje wartość średnia

Instrukcja wartość średnia
VPAVG[B/W]

vpavg[b/w] xmm1, xmm2, xmm3/m128
vpavg[b/w] ymm1, ymm2, ymm3/m256 (AVX2)
Zwraca **średnią dwóch wartości bez znaku** z wektorów bajtów/słów, dodaje wektory rejestru **xmm2/ymm2** z odpowiednimi wartościami **xmm3/ymm3** lub pamięci **m128/m256, sumę zaokrągla** jedynką oraz **dzieli przez dwa** poprzez przesuniecie bitowe o jeden w prawo, **wynik** zapisuje w rejestrze **xmm1/ymm1**.

cel[i] = (źródło1[i] + źródło2[i] + 1) >> 1
xmm1[i] = (xmm2[i] + xmm3/m128[i] + 1) >> 1
ymm1[i] = (ymm2[i] + ymm3/m256[i] + 1) >> 1

Bity od 128/256 do MSB są zerowane.

Instrukcja dodawania
VPAVG[B/W]

127				64	63			0
xmm/7	xmm/6	xmm/5	xmm/4	xmm/3	xmm/2	xmm/1	xmm/0	
								xmm2
+	+	+	+	+	+	+	+	
								xmm3/m128
=	=	=	=	=	=	=	=	
+1	+1	+1	+1	+1	+1	+1	+1	
>> 1	>> 1	>> 1	>> 1	>> 1	>> 1	>> 1	>>1	
avg	avg	avg	avg	avg	avg	avg	avg	xmm1

Instrukcje wartości bezwzględnej

Instrukcja wartość bezwzględna
VPABS[B/W/D]

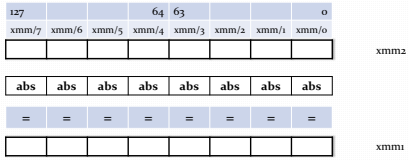
vpabsb xmm1, xmm2
vpabsb ymm1, ymm2 (AVX2)

Oblicza **wartość bezwzględną** od wartości bajtów/słów/podwójnych słów rejestru xmm2/ymm2, wynik zapisuje w rejestrze xmm1/ymm1 **baz znaku.**

cel[i] = abs(źródło1[i])
xmm1[i] = abs(xmm2[i])
ymm1[i] = abs(ymm2[i])

Bity od 128/256 do MSB są zerowane.

Instrukcja dodawania
VPABS[B/W/D]



Instrukcje znaku
pozostawienie / zerowanie / negacja

Instrukcja znaku
VPSIGN[B/W/D]

vpsign[b/w/d] xmm1, xmm2, xmm3/m128
vpsign[b/w/d] ymm1, ymm2, ymm3/m256 (AVX2)
Zapisuje bajty/słowa/podwójne słowa do xmm1/ymm1 wartościami z rejestru xmm2 w zależności od znaku odpowiadającej wartości wektora w rejestrze xmm3/m128.

if źródło2[i] > 0; cel[i] = źródło1[i]
if źródło2[i] = 0; cel[i] = 0
if źródło2[i] < 0; cel[i] = - źródło1[i]

Bity od 128/256 do MSB są zerowane.

Instrukcja znaku
VPSIGN[B/W/D]

ymm

if ymm3/m256[i] > 0 then ymm1[i] = ymm2[i]

if ymm3/m256[i] = 0 then ymm1[i] = 0

if ymm3/m256[i] < 0 then ymm[i]1 = - ymm2[i]

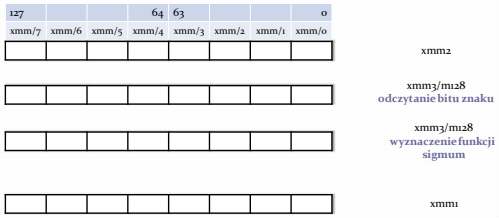
xmm

if xmm3/m128[i] > 0 then xmm1[i] = xmm2[i]

if xmm3/m128[i] = 0 then xmm1[i] = 0

if xmm3/m128[i] < 0 then xmm1[i] = - xmm2[i]

Instrukcja dodawania
VPSIGN[B/W/D]



Operacje porównania AVX

- **Porównanie liczb:** VPCMPEQB, VPCMPEQW VPCMPEQD, VPCMPGTB, VPCMPGTW VPCMPGTD, VPCMPGTQ
- **Porównanie ciągów:** VPCMPESTRI, VPCMPISTRI, VPCMPESTRM VPCMPISTRM

Instrukcje porównania

Instrukcja porównania liczb
VPCMPEQ[B/W/D]

vpcmpeq[b/w/d] xmm1, xmm2, xmm3/m128
vpcmoeq[b/w/d] ymm1, ymm2, ymm3/m256 (AVX2)

Porównuje wartości współrzędnych wektorów bajtów/słów/podwójnych słów z rejestru xmm3/ymm3 lub pamięci m128/m256 z odpowiednimi wartościami współrzędnych rejestru xmm2/ymm2, jeśli wartości są równe, odpowiednie współrzędne rejestru celu xmm1/ymm1 są ustawiane na -1, jeśli nie na 0.

if źródło1[i] = źródło2[i] then cel[i] = -1 else cel[i] = 0;
if xmm3/m128[i] = xmm2[i] then xmm1[i] = -1 else xmm1[i] = 0;
if ymm3/m128[i] = ymm2[i] then ymm1[i] = -1 else ymm1[i] = 0;

Bity od 128/256 do MSB są zerowane.

Instrukcja porównania liczb
VPCMPEQ[B/W/D]

127			64	63			0	
xmm/7	xmm/6	xmm/5	xmm/4	xmm/3	xmm/2	xmm/1	xmm/0	
								xmm3/m128
EQ	EQ	EQ	EQ	EQ	EQ	EQ	EQ	
								xmm2
=	=	=	=	=	=	=	=	
0	0	0	-1	-1	0	-1	-1	xmm1

Instrukcja porównania liczb
VPCMPGT[B/W/D/Q]

vpcmpgt[b/w/d] xmm1, xmm2, xmm3/m128
vpcmpgt[b/w/d] ymm1, ymm2, ymm3/m128 (AVX2)
Porównuje wartości współrzędnych wektorów bajtów/słów/podwójnych słów/poczwórnych słów z rejestru xmm3/ymm3 lub pamięci m128/m256 z odpowiednimi wartościami współrzędnych rejestru xmm2/ymm2, jeśli wartości xmm2/ymm2 są **większe niż** wartości xmm3/ymm3 lub m128/m256 wówczas odpowiednie współrzędne rejestru celu xmm1/ymm1 są ustawiane są na -1, w przeciwnym wypadku na 0.

if źródło1[i] > źródło2[i] then cel[i] = -1 else cel[i] = 0
if xmm2[i] > xmm3/m128[i] => xmm1[i] = -1 else xmm1[i] = 0
if ymm2[i] > ymm3/m256[i] then ymm1[i] = -1 else ymm1[i] = 0

Bity od 128/256 do MSB są zerowane.

Instrukcja porównania liczb
VPCMPGT[B/W/D/Q]

127			64	63			0	
xmm/7	xmm/6	xmm/5	xmm/4	xmm/3	xmm/2	xmm/1	xmm/0	
								xmm3/m128
GT	GT	GT	GT	GT	GT	GT	GT	
								xmm2
=	=	=	=	=	=	=	=	
0	-1	-1	-1	0	0	0	-1	xmm1

Instrukcje porównania ciągów znakowych

- Operacje porównania ciągów znakowych porównują w istocie liczby całkowite.
- Instrukcje te można podzielić na porównujące ciągi znakowe o, ustalonej (znanej) w rejestrach [R/E]AX i [R/E]DX oraz nieznanej, długości.
- Instrukcje CMP na wyjściu tworzą indeks lub maskę ale wynik porównania jest zapisywany w [R/E]CX/xmmo (brak w definicji instrukcji).
- W instrukcjach tego typu istotne zadanie pełni bajt sterujący imm8, gdzie można zdefiniować to złożone i wieloetapowe porównanie i pełni on w istocie funkcję algorytmu instrukcji
- Instrukcje porównania jako nieliczne w AVX ustawiają flagi

Instrukcja porównania ciągów znakowych
VPCMP[E/I]STR[I/M]

Bajt sterujący **imm8** (1/4)

7	6	5	4	3	2	1	0

Typ danych na wejściu
imm8[1:0] = {**00b** bajty bez znaku, **01b** słowa bez znaku,
10b bajty ze znakiem, **11b** słowa ze znakiem}

Operacja (sposób porównania)
imm8[3:2] = {**00b** porównanie arytmetyczne czy w ciągu występują podane bajty słowa,
01b porównanie arytmetyczne większe lub równe dla parzystych elementów wektora lub mniejsze lub równe dla nieparzystych elementów wektora
10b porównuje arytmetycznie czy odpowiadające sobie wartości są równe
11b porównuje arytmetycznie czy równy (w kolejności) }

Instrukcja porównania ciągów znakowych
VPCMP[E/I]STR[I/M]

Bajt sterujący **imm8** (2/4)

7	6	5	4	3	2	1	0

Polaryzacja (nadawanie znaku)
imm8[5:4] = {**00b** pozytywna polaryzacja (bez zmiany znaku),
01b negatywna polaryzacja (ze zmianą znaku),
10b stosowanie maski (bez zmiany znaku),
11b stosowanie maski (ze zmianą maski) dla elementów nieważnych w reg/memı są przepisywane, w przeciwnym wypadku nieważne są negowane}

Instrukcja porównania ciągów znakowych
VPCMP[E/I]STR[I/M]

Bajt sterujący **imm8** (3/4)

7	6	5	4	3	2	1	0

Wynik zwracany w postaci **indeksu** lub **maski** jest tworzony etapami:
1. logiczne porównanie każdy z każdym (bajt z bajtem / słowo ze słowem)
2. intermediate result 1 (pośrednie zagregowane wyniki porównania - **prawdziwe**)
3. intermediate result 2 etap poprzedni jest negowany logicznie
4. zwracany jest albo najbardziej/najmniej znaczący bit porównania pkt. 3 (index) albo całe porównanie z pkt. 3 w opcji rozszerzenia zerami lub rozszerzenia do bajtu/słowa (maska)

Instrukcja porównania ciągów znakowych
VPCMP[E/I]STR[I/M]

Bajt sterujący **imm8** (4/4)

7	6	5	4	3	2	1	0

Wybór Wyjścia
Dla indeksu (I) = wynik do ECX/RCX
imm8[6] = {0b z wyniku jest pobierany **najmłodszy bit**
1b z wyniku jest pobierany **najstarszy bit** }

Dla maski (M) = wynik do xmm0
imm8[6] = {0b zwracany wynik uzupełniany jest zerami,
1b wynik jest rozszerzany do bajtu/słowa (z samymi zerami lub jedynkami) }

Instrukcja porównania ciągów znakowych
VPCMP[E/I]STR[I/M]

Instrukcje porównania ciągów znakowych operują na rejestrach **xmm** oraz w sposób określony przez bajt sterujący **imm8**, który jest częścią kodującą instrukcji.

Instrukcje ustawiają flagi arytmetyczne ZF, CF, SF, OF, AF, PF (wyjątek w AVX),jednak znaczenia flag zostały przeciążone z ich zwykłego znaczenia celem dostarczenia dodatkowych informacji o relacji pomiędzy dwoma wejściami.

Instrukcje typu PCMPxSTRx wykonują porównania arytmetyczne między wszystkimi możliwymi parami bajtów lub słów, po jednym z każdego wektora źródłowego. Wartości logiczne tych porównań są następnie agregowane w celu uzyskania wyniku końcowego.

Instrukcja porównania ciągów znakowych
VPCMP[E/I]STR[I/M]

Algorytm instrukcji definiowany w bajcie sterującym:
- Ustawienie źródła
- Operacje porównania i agregacji (wyniki pośrednie)
- Polaryzacja
- Wybór wyjścia dla wyniku końcowego

Bajt kontrolny określa spodziewany wynik i kontroluje następujące atrybuty:
- format danych bajt/słowo, ze znakiem/bez znaku imm8[]
- koduje tryb operacji porównania
- określa przetwarzanie pośrednie
- określa operację tworzenia wyjścia zależnie, czy index, czy maska.

Zatem instrukcje porównują ciągi znakowe bajtów lub słów, **wynikiem jest:**
- **maska w xmm0 lub index w [R/E]AX**
- **ustawione flagi**.

Instrukcja porównania ciągów znakowych
VPCMPESTRI

vpcmpestri xmm1, xmm2/m128, imm8 (AVX)

Porównuje łańcuchy o ustalonej długości z rejestru xmm1 i xmm2/m128, na wyjściu tworzy index, wynik zapisuje w rejestrze ogólnego przeznaczenia ECX

E (Explicit) – oznacza łańcuchy o ustalonej długości
I (Index) – oznacza, że instrukcja tworzy na wyjściu index

Operand 1	Operand 2	Długość 1	Długość 2	Wynik
xmm1	xmm2/m128	[R/E]AX	[R/E]DX	ECX

Instrukcja porównania ciągów znakowych
VPCMPISTRI

vpcmpistri xmm1, xmm2/m128, imm8 (AVX)

I (Implicit) - oznacza łańcuch o nieoznaczonej długości.
I (Index) – oznacza, że instrukcja tworzy na wyjściu index

Porównuje **łańcuchy o nie ustalonej długości** z rejestru xmm1 i xmm2/m128, na wyjściu tworzy index, wynik zapisuje w rejestrze podstawowego przeznaczenia ECX.

Operand 1	Operand 2	Wynik
xmm1	xmm2/m128	ECX

Instrukcja porównania ciągów znakowych
VPCMPESTRM

vpcmpestrm xmm1, xmm2/m128, imm8 (AVX)

E (Explicit) – oznacza łańcuchy o ustalonej długości
M (Mask) – oznacza, że instrukcja tworzy na wyjściu maskę

Porównuje łańcuchy o ustalonej długości z rejestru xmm1 i xmm2/m128, na wyjściu tworzy maskę, wynik zapisuje w rejestrze **xmmo.** (nie jest umieszczany w definicji).

Operand 1	Operand 2	Długość 1	Długość 2	Wynik
xmm1	xmm2/m128	[R/E]AX	[R/E]DX	xmmo

Instrukcja porównania ciągów znakowych
VPCMPISTRM

vpcmpistrm xmm1, xmm2/m128, imm8 (AVX)

I (Implicit) - oznacza łańcuch o nieoznaczonej długości.
M (Mask) – oznacza, że instrukcja tworzy na wyjściu maskę

Porównuje **łańcuchy o nie ustalonej długości** z rejestru xmm1 i xmm2/m128, na wyjściu tworzy maskę, wynik zapisuje w rejestrze **xmmo** (nie jest umieszczany w definicji).

Operand 1	Operand 2	Wynik
xmm1	xmm2/m128	xmmo

Operacje przesunięć AVX liczby całkowite

- **Przesunięcie w lewo:**

VPSLL[W/D/Q]
VPSLLDQ
VPSLLV[W/D/Q]

- **Przesunięcie w prawo:**

VPSRL[W/D/Q]
VPSRLDQ
VPSRLV[D/Q]
VPSRA[W/D/Q]
VPSRAV[W/D/Q]

Instrukcje przesunięć bitowych

Instrukcja przesunięcia w prawo
VPSRL[W/D/Q]

vpsrl[w/d/q] xmm1, xmm2, xmm3/m128 lub imm8
vpsrl[w/d/q] ymm1, ymm2, ymm3/m256 lub imm8 (AVX2)

Przesuwa **słowa/podwójne słowa /poczwórne słowa w prawo logicznie (całe)** z rejestru xmm2/ymm2 o wartość wskazaną przez rejestr xmm3/ymm3 lub m128/m256. Podczas przesunięcia starsze bity są zerowane. Jeśli wartość licznika jest większa niż 15 dla słów, 31 dla podwójnych słów, 63 dla poczwórnych słów, wówczas wszystkie bity są zerowane.

cel[i] = źródło1[i] >> źródło2[i] lub imm8
xmm1[i] = xmm2[i] >> xmm3/m128[i] lub imm8
ymm1[i] = ymm2[i] >> ymm3/m128[i] lub imm8

Bity od 128/256 do MSB są zerowane.

Instrukcja przesunięcia w prawo
VPSRLV[D/Q]

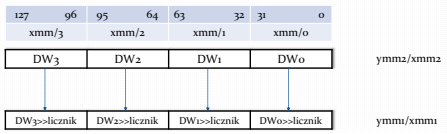
vpsrlv[d/q] xmm1, xmm2, xmm3/m128 lub imm8
vpsrlv[d/q] ymm1, ymm2, ymm3/m256 lub imm8 (AVX2)

Przesuwa **logicznie w prawo** bity podwójne słowa/poczwórne słowa z rejestru xmm2/ymm2 **o liczbę bitów** wskazaną przez rejestr xmm3/ymm3 lub m128/m256 **.** Podczas przesunięcia starsze bity są zerowane. Jeśli wartość licznika jest większa niż 31 dla podwójnych słów, 63 dla poczwórnych słów, wówczas wszystkie bity są zerowane.

cel[i] = źródło1[i] >> źródło2[i]
xmm1[i] = xmm2[i] >> xmm3/m128[i]
ymm1[i] = ymm2[i] >> ymm3/m128[i]

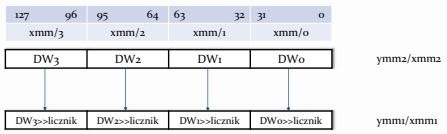
Bity od 128/256 do MSB są zerowane.

Instrukcja przesunięcia w prawo
VPSRLD



Licznik może być zapisany w rejestrze **xmm3/m128** (ymm3/m256) albo w bajcie sterującym **imm8**

Instrukcja przesunięcia w prawo
VPSRLD



Licznik może być zapisany w rejestrze **xmm3/m128** (ymm3/m256) albo w bajcie sterującym **imm8**

Instrukcja przesunięcia logicznego w prawo
VPSRLDQ

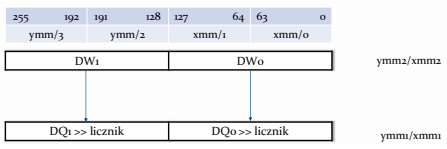
vpsrldq xmm1, xmm2, imm8
vpsrlqdq ymm1, ymm2, imm8 (AVX2)

Przesuwa **logicznie w prawo** podwójne poczwórne słowo (xmm) z rejestru xmm2/ymm2 **o liczbę bajtów** określoną przez rejestr xmm3/ymm3 lub m128/m256. Podczas przesunięcia starsze bity są zerowane.

cel[i] = źródło1[i] >> imm8
xmm1[i] = xmm2[i] >> imm8
ymm1[i] = ymm2[i] >> imm8

Bity od 128/256 do MSB są zerowane.

Instrukcja dodawania
VPSRDQ



Licznik jest określony w **imm8**.

Instrukcja przesunięcia arytmetycznego w prawo
VPSRA[W/D/Q]

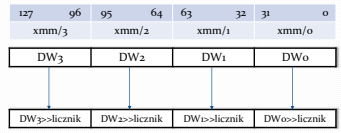
vpsra[w/d/q] xmm1, xmm2, xmm3/m128 lub imm8
vpsra[w/d/q] ymm1, ymm2, ymm3/m256 lub imm8 (AVX2)

Przesuwa **arytmetycznie w prawo z powieleniem bitu znaku** słowa/podwójne słowa/ poczwórne słowa z rejestru xmm2/ymm2 **(całe)** określoną przez wartości zapisane w rejestrze xmm3/ymm3 lub m128/m256 lub przez bajt sterujący imm8. Starsze bity są ustawiane na bit znaku. Jeśli wartość licznika jest większa niż 15 dla słów, 31 dla podwójnych słów, 63 dla poczwórnych słów, wówczas wszystkie bity są ustawiane na bit znaku.

cel[i] = źródło1[i] >> źródło2[i] lub źródło2
xmm1[i] = xmm2[i] >> xmm3/m128[i] lub imm8
ymm1[i] = ymm2[i] >> ymm3/m128[i] lub imm8

Bity od 128/256 do MSB są zerowane.

Instrukcja przesunięcia arytmetycznego w prawo
VPSRAD



Licznik może być zapisany w rejestrze **xmm3/m128** (ymm3/m256)
albo w bajcie sterującym **imm8**

Instrukcja przesunięcia arytmetycznego w prawo
VPSRAV[W/D /Q]

vpsrav[w/d/q] xmm1, xmm2, xmm3/m128
vpsrav[w/d/q] ymm1, ymm2, ymm3/m256 (AVX2)

Przesuwa **arytmetycznie w prawo z powieleniem bitu znaku** słowa/podwójne słowa/ poczwórne słowa z rejestru xmm2/ymm2 **o liczbę bitów** określoną przez wartości zapisane w rejestrze xmm3/ymm3 lub m128/m256. Starsze bity są ustawiane na bit znaku. Jeśli wartość licznika jest większa niż 15 dla słów, 31 dla podwójnych słów, 63 dla poczwórnych słów, wówczas wszystkie bity są ustawiane na bit znaku.

cel[i] = źródło1[i] >> źródło2[i]
xmm1[i] = xmm2[i] >> xmm3/m128[i]
ymm1[i] = ymm2[i] >> ymm3/m156[i]

Bity od 128/256 do MSB są zerowane.

Instrukcja przesunięcia logicznego w lewo
VPSLL[W/D/Q]

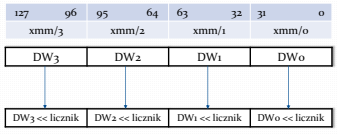
vpsll[w/d/q] xmm1, xmm2, xmm3/m128 lub imm8
vpsll[w/d/q] ymm1, ymm2, ymm3/m256 lub imm8 (AVX2)

Przesuwa **logicznie w lewo** słowo/podwójne słowo/poczwórne słowo (w całości) z rejestru xmm2/ymm2 **o wartość** określoną przez rejestr xmm3/ymm3 lub m128/m256 lub przez bajt sterujący imm8. Młodsze bity są zerowane. Jeśli wartość licznika jest większa niż 15 dla słów, większa niż 31 dla podwójnych słów, większa niż 63 dla poczwórnych słów, wówczas bity danego element są zerowane.

cel[i] = źródło1[i] << źródło2[i] lub imm8
xmm1[i] = xmm2[i] << xmm3/m128[i] lub imm8
ymm1[i] = ymm2[i] << ymm3/m128[i] lub imm8

Bity od 128/256 do MSB są zerowane.

Instrukcja przesunięcia logicznego w lewo
VPSLLD



Licznik może być zapisany w rejestrze **xmm3/m128** (ymm3/m256)
albo w bajcie sterującym **imm8**

Instrukcja przesunięcia logicznego w lewo
VPSLLV[W/D/Q]

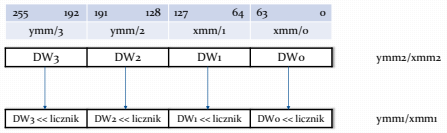
vpsllv[w/d/q] xmm1, xmm2, xmm3/m128
vpsllv[w/d/q] ymm1, ymm2, ymm3/m256

Przesuwa **logicznie w lewo** słowo/podwójne słowo/poczwórne słowo z rejestru xmm2/ymm2 **o liczbę bitów** określoną przez rejestr xmm3/ymm3 lub m128/m256. Młodsze bity są zerowane. Jeśli wartość licznika jest większa niż 15 dla słów, większa niż 31 dla podwójnych słów, większa niż 63 dla poczwórnych słów, wówczas wszystkie bity danego elementu są zerowane.

cel[i] = źródło1[i] << źródło2[i]
xmm1[i] = xmm2[i] << xmm3/m128[i]
ymm1[i] = ymm2[i] << ymm3/m128[i]

Bity od 128/256 do MSB są zerowane.

Instrukcja przesunięcia arytmetycznego w lewo
VPSLLVQ



Licznik jest określony w **xmm3/ymm3 lub m128/m256**

Operacje logiczne / inne AVX liczby całkowite

- Instrukcje **logiczne:**
  VPAND, VPANDN, VPOR, VPXOR
- **Instrukcje zerowania:**
  VZEROALL, VZEROUPPER
- **Instrukcje dodatkowe:**
  VLDMXCSR / VSTMXCSR
- **Instrukcja wyrównywania:**
  VPALIGNR

Instrukcje logiczne

Instrukcje logiczne koniunkcja
VPAND / VPANDN

vpand xmm1, xmm2, xmm3/m128
vpand ymm1, ymm2, ymm3/m256 (AVX2)

Oblicza **iloczyn logiczny bit po bicie** dla wszystlich bitów rejestrów xmm2/ymm2 oraz xmm3/ymm3 lub m128/m256, wynik zapisuje w xmm1.

cel[i] źródło1[i] and źródło2[i]

vpandn xmm1, xmm2, xmm3/m128 (AVX)
vpandn ymm1, ymm2, ymm3/m256 (AVX2)

Oblicza **iloczyn logiczny bit po bicie** operendu2 xmm3/ymm3 lub m128/m256 oraz negacji operendu1 xmm2/ymm2, wynik zapisuje w xmm1/ymm1.

cel[i] = (not źródło1[i]) and źródło2[i]

Bity od 128/256 do MSB są zerowane.

Instrukcje logiczne alternatywa
VPOR / VPXOR

vpor xmm1, xmm2, xmm3/m128
vpor ymm1, ymm2, ymm3/m256 (AVX2)

Oblicza **sumę logiczną bit po bicie** dla wszystkich bitów rejestrów xmm2/ymm2 oraz xmm3/ymm3 lub m128/m256, wynik zapisuje w xmm1/ymm1.

cel[i] = źródło1[i] or źródło2[i]

vpxor xmm1, xmm2, xmm3/m128 (AVX)
vpxor ymm1, ymm2, ymm3/m256 (AVX2)

Oblicza **alternatywę wykluczającą bit po bicie** dla wszystkich bitów rejestrów xmm2/ymm2 oraz xmm3/ymm3 lub m128/m256, wynik zapisuje w zmm1/ymm1.

cel[i] = źródło1[i] xor źródło2[i]

Bity od 128/256 do MSB są zerowane.

Instrukcje dodatkowe

Instrukcje dodatkowe
VZEROALL / VZEROUPPER

- vzeroall (AVX)

Zeruje bity wszystkie rejestry ymm/0 - ymm/15

- vzeroupper (AVX)

Zeruje bity od 128 bitów do ostatniego rejestrów ymm/0 – ymm/15 / zmm/0 – zmm/15.

W trybie 32 bitowym zeruje tylko pierwsze 8 rejestrów.

Bity od 128/256 do MSB są zerowane.

Instrukcje dodatkowe
VLDMXCSR / VSTMXCSR

- vldmxcsr m32 (AVX)

Ładuje zawartość operandu źródłowego m32 do rejestru kontrolnego i statusu (MXCSR Control and Status Register), jest to **ładowanie ustawień.**

- vstmxcsr m32 (AVX)

Przesyła zawartość rejestru kontrolnego i statusu (MXCSR Control and Status Register) do operandu źródłowego m32, jest to **kopiowanie ustawień.**

Instrukcja łączenia dodatkowe
VPALIGNR

vpalignr xmm1, xmm2, xmm3/m128, imm8 (AVX)
vpalignr ymm1, ymm2, ymm3/m256, imm8 (AVX2)

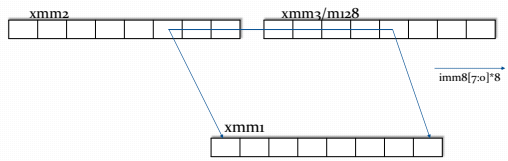
Łączy (konkatenacja) rejestry źródła xmm2/ymm2 i xmm3/ymm3 lub m128/m256, na podstawie bajtu sterującego przesuwa 128 bitowe części i zapisuje młodsze 128 części do rejestru celu xmm1/ymm1.

cel = (źródło1+źródło2) >> źródło3
xmm1 = (xmm2+xmm3/m128) >> imm8[7:0]*8
hi ymm1 = (hi ymm2 +hi ymm3/m256) >> imm8[7:0]*8
lo ymm1 = (lo ymm2 + lo ymm3/m256) >> imm8[7:0]*8

Bity od 128/256 do MSB są zerowane.

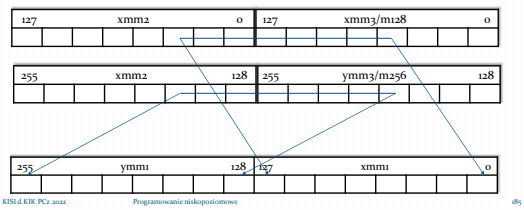
Instrukcja łączenia dodatkowe
VPALIGNR

Sposób łączenia rejestrów xmm



Instrukcja łączenia dodatkowe
VPALIGNR

Sposób łączenia rejestrów xmm



Instrukcje szyfrujące

Operacje szyfrujące AVX

- Instrukcje szyfrujące

VAESENC, VAESENCLAST
VAESDEC, VAESDECLAST
VAESIMC, VAESKEYGENASSIST

Instrukcje szyfrujące

Algorytm AES (Advanced Encryption Standard) (1/2)

Instrukcje typu AVX udostępniają szyfrowanie danych z zastosowaniem algorytmu AES jedynie w wersji 128 bitowej.

Algorytm AES występuje w trzech wariantach

- AES-128 używa klucza 128 bitowego (możliwe 10 rund szyfrowania)
- AES-192 używa klucza 192 bitowego (możliwe 12 rund szyfrowania)
- AES-256 używa klucza 256 bitowego (możliwe 14 rund szyfrowania)

to jednak podstawową jednostką do zaszyfrowania/odszyfrowania jest blok danych 128 bitowy wykorzystując odpowiednio klucz 128, 192, 256 bitowy.

Instrukcje szyfrujące

Algorytm AES (Advanced Encryption Standard) (2/2)

AES jest algorytmem symetrycznym to znaczy, że ten sam klucz jest stosowany do zaszyfrowania i odszyfrowania danych.

Dane podlegają trzem rodzajom przekształceń:

- podstawianie (substitution),
- transponowanie (transposition)
- mieszanie (mixing)

po czym następuje zestawienie przekształconych danych (alternatywa wykluczająca) z kluczem.

Instrukcja szyfrująca AES (Advanced Encryption Standard)

VAESENC

vaesenc xmm1, xmm2, xmm3/m128

Szyfruje jedną rundą (jednokrotnie) dane (blok danych) całego rejestru xmm2 (128 bitów) z wykorzystaniem 128 bitowego klucza symetrycznego (ten sam klucz do szyfrowania i odszyfrowania) zapianego w rejestrze xmm3/m128, zaszyfrowane dane zapisuje w rejestrze xmm1.

```
[cel = aes(źródło1) xor źródło2 (key)]
for (unsigned int i =0; i < [1-9]; i++)
{
    xmm1 = aes(xmm2) xor xmm3/m128
}
```

Bity od 128/256 do MSB nie są modyfikowane.

Instrukcja szyfrująca AES (Advanced Encryption Standard)

VAESENCLAST

vaesenclast xmm1, xmm2, xmm3/m128

Szyfruje jedną ale ostatnią rundą dane (blok danych) całego rejestru xmm2 (128 bitów) z wykorzystaniem 128 bitowego klucza zapianego w rejestrze xmm3/m128, zaszyfrowane dane zapisuje w rejestrze xmm1.

```
cel = aes(źródło1) xor źródło2 (key)
xmm1 = aes(xmm2) xor xmm3/m128
```

Bity od 128/256 do MSB nie są modyfikowane.

Instrukcja szyfrująca AES (Advanced Encryption Standard)

VAESDEC

vaesdec xmm1, xmm2, xmm3/m128

Odszyfrowuje jedną rundą (jednokrotnie) blok danych całego rejestru xmm2 (128 bitów) z wykorzystaniem 128 bitowego klucza wcześniej użytego do zaszyfrowania zapianego w rejestrze xmm3/m128, odszyfrowane dane zapisuje w rejestrze xmm1.

```
for (unsigned int i = 0; i < [1-9]; i++)
{
    [cel = aes(źródło1) xor źródło2 (key)]
    xmm1 = aes(xmm2) xor xmm3/m128
}
```

Bity od 128/256 do MSB nie są modyfikowane.

Instrukcja szyfrująca AES (Advanced Encryption Standard)

VAESDECLAST

vaesdeclast xmm1, xmm2, xmm3/m128

Odszyfrowuje jedną ale ostatnią rundą dane (blok danych) całego rejestru xmm2 (128 bitów) z wykorzystaniem 128 bitowego klucza zapianego w rejestrze xmm3/m128, odszyfrowane dane zapisuje w rejestrze xmm1.

cel = aes(źródło1) xor źródło2 (key)
xmm1 = aes(xmm2) xor xmm3/m128

Bity od 128/256 do MSB nie są modyfikowane.

Instrukcja szyfrująca AES (Advanced Encryption Standard)

VAESIMC

vaesimc xmm1, xmm2/m128

Dokonuje **przekształcenia** 128 bitowego **klucza** zapisanego w xmm2/m128 poprzez odwróconą funkcję mieszania kolumn InvMixColumns(), wynik zapisuje w xmm1.

Funcja InvMixColumns() jest odwrotnością funkcji MixColumns().

cel = InvMixColumn(źródło-key)
xmm1 = InvMixColumn(xmm2/m128)

Bity od 128/256 do MSB nie są modyfikowane.

Instrukcja szyfrująca AES (Advanced Encryption Standard)

VAESKEYGENASSIST

vaeskeygenassist xmm1, xmm2/m128 , imm8

Asystuje w rozszerzeniu **klucza**, poprzez obliczanie kroków w kierunku wygenerowania nowego klucza do zaszyfrowania, używając RoundConstant (pełni funkcję klucza klucza) ma sposób zdefiniowany w bajcie sterującym imm8, wynik zapisuje w rejestrze celu xmm1.

cel = szyfrowanie(źródło1-key), źródło2
xmm1 = syfrowanie(xmm2/m128), imm8

Bity od 128/256 do MSB nie są modyfikowane.