

## **ĆWICZENIE nr 5**

# **KODERY, DEKODERY, MULTIPLEKSERY, DEMUTIPLEKSERY**

Dokument służy wyłącznie do celów indywidualnego kształcenia.  
Zabrania się utrwalania, przekazywania osobom trzecim oraz rozpowszechniania.

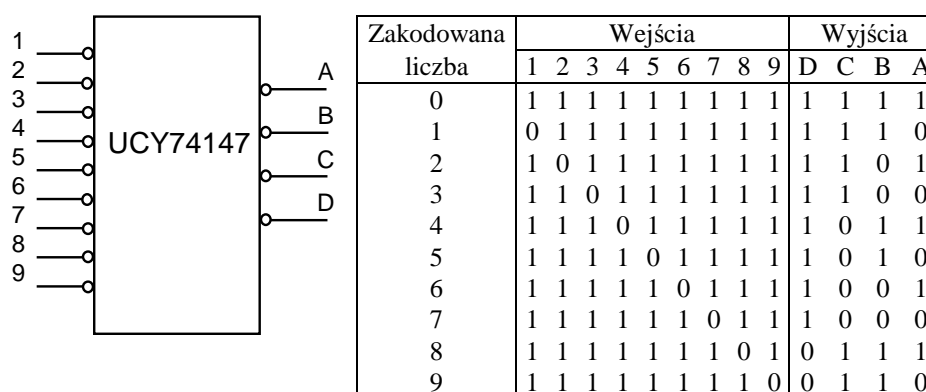
### Cel ćwiczenia:

Celem ćwiczenia jest zapoznanie się z enkoderami, dekoderni, transkoderami, multiplekserami, demultiplekserami - ich działaniem i zastosowaniem.

## 1.1 Wprowadzenie teoretyczne:

### 1.1.1 Enkodery.

**Enkoderami** są nazywane układy służące do przetworzenia kodu „1 z  $n$ ” podanego na wejście układu w określony dwójkowy kod wyjściowy. Enkodery są stosowane głównie do wprowadzania informacji w postaci liczb dziesiętnych (np. z przełączników 10-pozycyjnych obrotowych lub klawiszowych) do systemów cyfrowych. Na wyjściu enkodera pojawia się stan odpowiadający „numerowi” wyróżnionego wejścia, przedstawiony w żądanym kodzie dwójkowym. Przykładem scalonego kodera może być układ 74147. Służy on do zamiany kodu „1 z 10” (z negacją) na kod BCD (też z negacją). Oznacza to, że wszystkie wejścia układu są w stanie logicznym 1. Wyróżnienie jednego z nich oznacza podanie na to wejście stanu logicznego 0. Podobnie rzecz się ma z kodem wyjściowym - na wyjściu otrzymamy zanegowane słowo w kodzie BCD (po wyróżnieniu wejścia 3 na wyjściu otrzymamy kod: 1100 - zanegowaną 3 - 0011). Poniżej przedstawiono oznaczenie symboliczne oraz tablicę przejść kodera 74147.

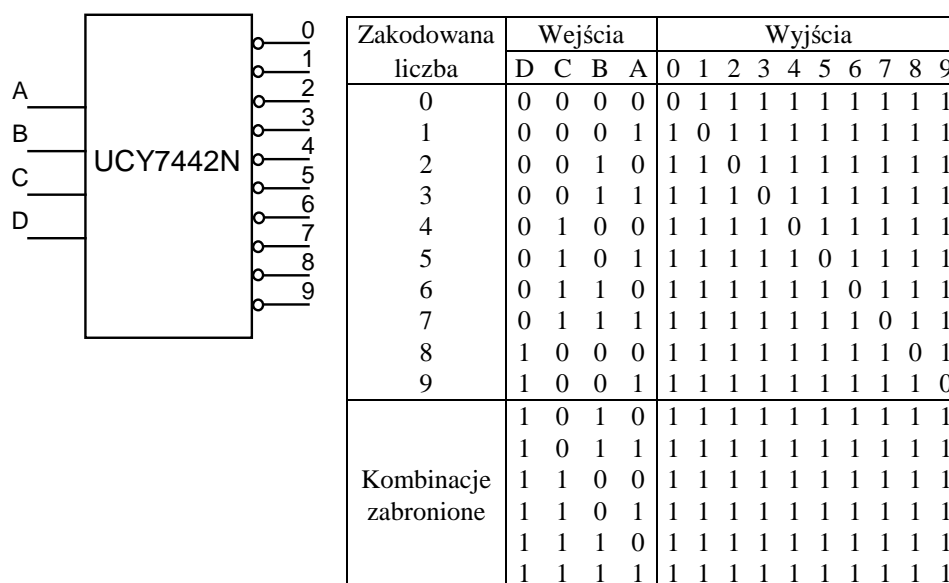


Rys. 1. Układ scalony 74147.

### 1.1.2 Dekodery.

**Dekodery** są układami służącymi do zamiany kodów wejściowych na kod „1 z  $n$ ”. Oznaczenie „1 z  $n$ ” oznacza, że w słowie wyjściowym z dekodera składającym się z  $n$  bitów tylko jeden bit przyjmie wartość 0. Przykładem dekodera jest układ UCY7442N. Jest to dekoderni kodu BCD na kod dziesiętny. Na wejścia układu (A, B, C, D) podajemy słowo reprezentujące cyfrę dziesiętną w kodzie BCD. Wyjście układu stanowi 10 linii (0÷9). Na linii o numerze równym wartości słowa wejściowego pojawi

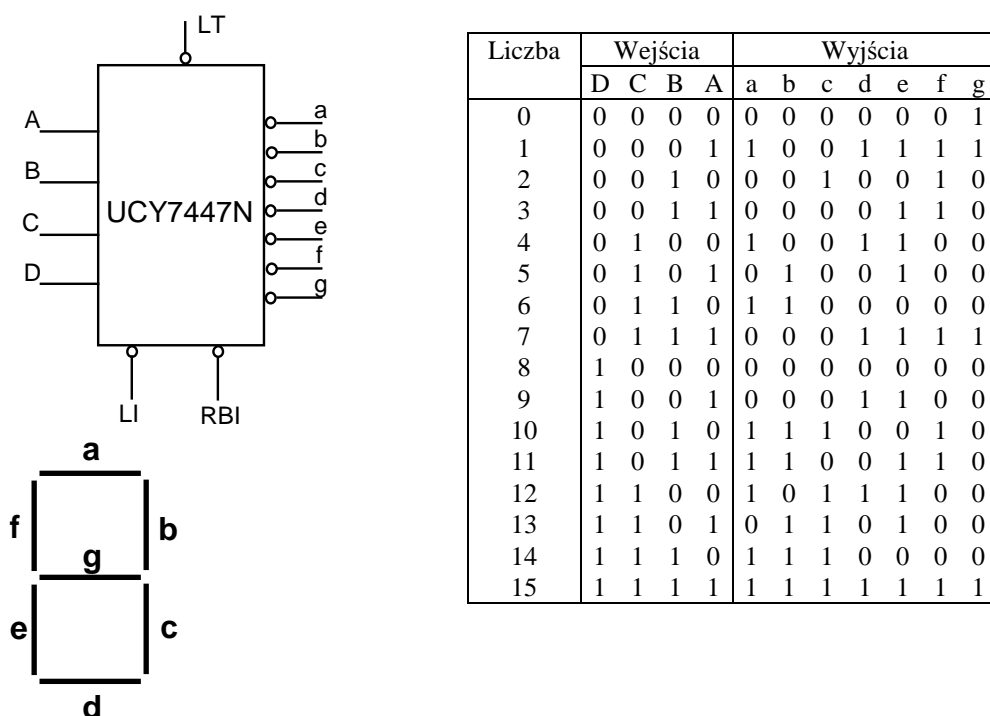
się poziom logiczny 0 (w wyniku negacji na wyjściu), na pozostałych natomiast panować będą logiczne 1. Gdy bity słowa wejściowego tworzą kombinację zabronioną na wszystkich wyjściach występuje stan 1. Poniżej przedstawiono oznaczenie symboliczne oraz tablicę działania dekodera kodu BCD na kod dziesiętny UCY7442N.



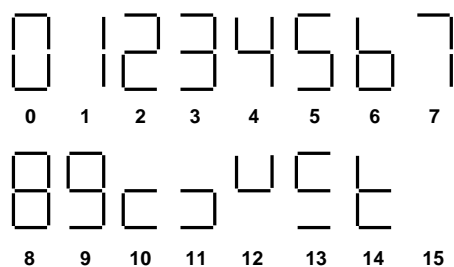
Rys. 2. Układ scalony 7442.

### 1.1.3 Transkodery.

Układy realizujące zamianę jednego kodu dwójkowego na inny kod, lecz nie na kod „1 z  $n$ ”, nazywamy **transkoderami**. Transkodery budowane mogą być przez łączenie wyjść odpowiedniego dekodera z wejściami kodera. Przykładem może być tutaj transkoder kodu BCD na kod siedmiosegmentowy. Kod siedmiosegmentowy jest specjalnym kodem służącym do bezpośredniego sterowania wyświetlaczem siedmiosegmentowym. Układem zawierającym transkoder kodu BCD na kod siedmiosegmentowy jest przykładowo UCY7447N. Posiada on cztery wejścia (A, B, C, D), na które podajemy słowo kodowe oraz siedem wyjść do sterowania poszczególnymi segmentami wyświetlacza. Ponadto układ posiada wejścia RBI i BI służące do wygaszania zer nieznaczących oraz wejście testowe LT uaktywniające wszystkie segmenty wyświetlacza. Poniżej przedstawiono symbol transkodera UCY7447N, tablicę działania, oznaczenia segmentów oraz cyfry i znaki możliwe do otrzymania na wyświetlaczu.



Rys. 3. Układ scalony 7447.



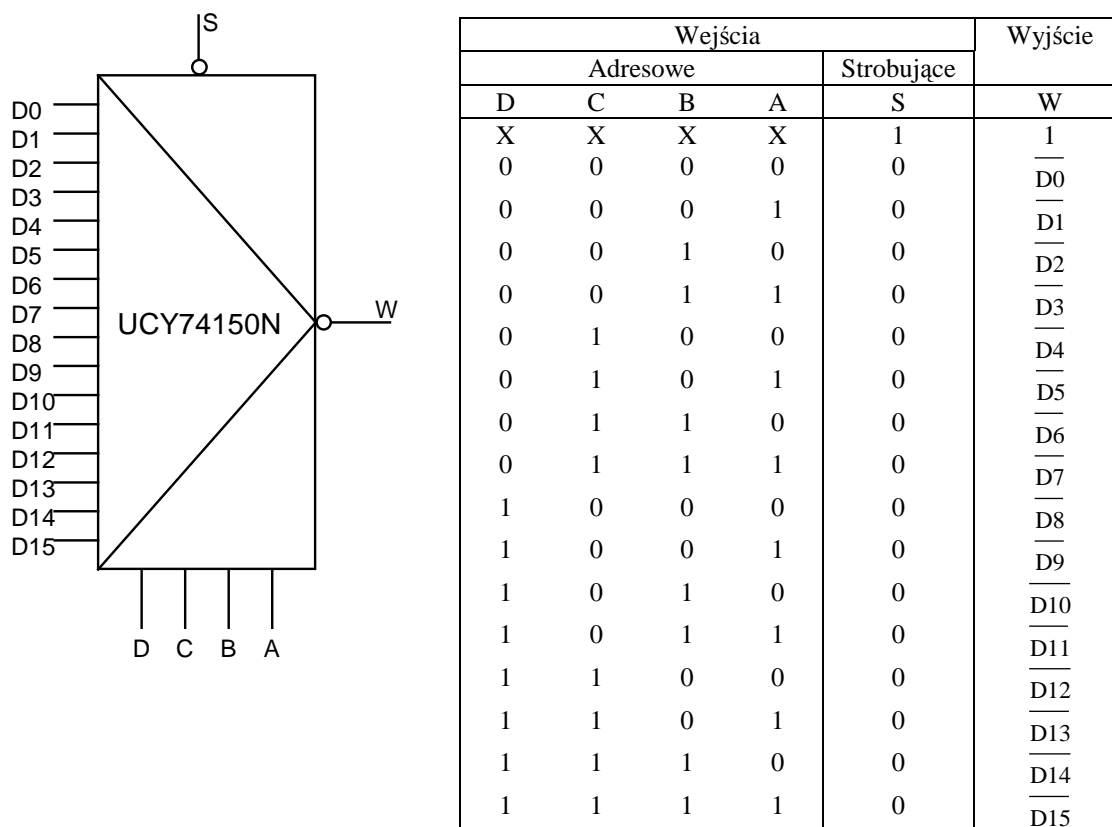
Rys. 4. Symbole dekodowane przez układ 7447.

#### 1.1.4 Multipleksery.

**Multipleksjer** jest układem umożliwiającym przełączanie (komutację) sygnałów cyfrowych. Posiada on kilka wejść informacyjnych, jedno wyjście, wejścia adresowe (sterujące) oraz wejście strobowe. Multipleksjer służy do wybrania jednego określonego sygnału wejściowego i przełączenia go do wyjścia. Sterowanie multiplekserem polega na podaniu na wejścia sterujące numeru (w kodzie BCD) wejścia, które ma być połączone z wyjściem. Wejście strobowe służy do zablokowania pracy multipleksera. W postaci układów scalonych dostępne są np. UCY74150N, 74151N, 74153N, 74157N.

Rozpatrzmy przykładowo układ UCY74150N. Układ ma 16 wejść danych (D0÷D15), 4 wejścia adresowe (A÷D), wejście strobowe (S) i wyjście (W). Blokowanie układu następuje po podaniu poziomu 1 na wejście strobowe S. Podanie

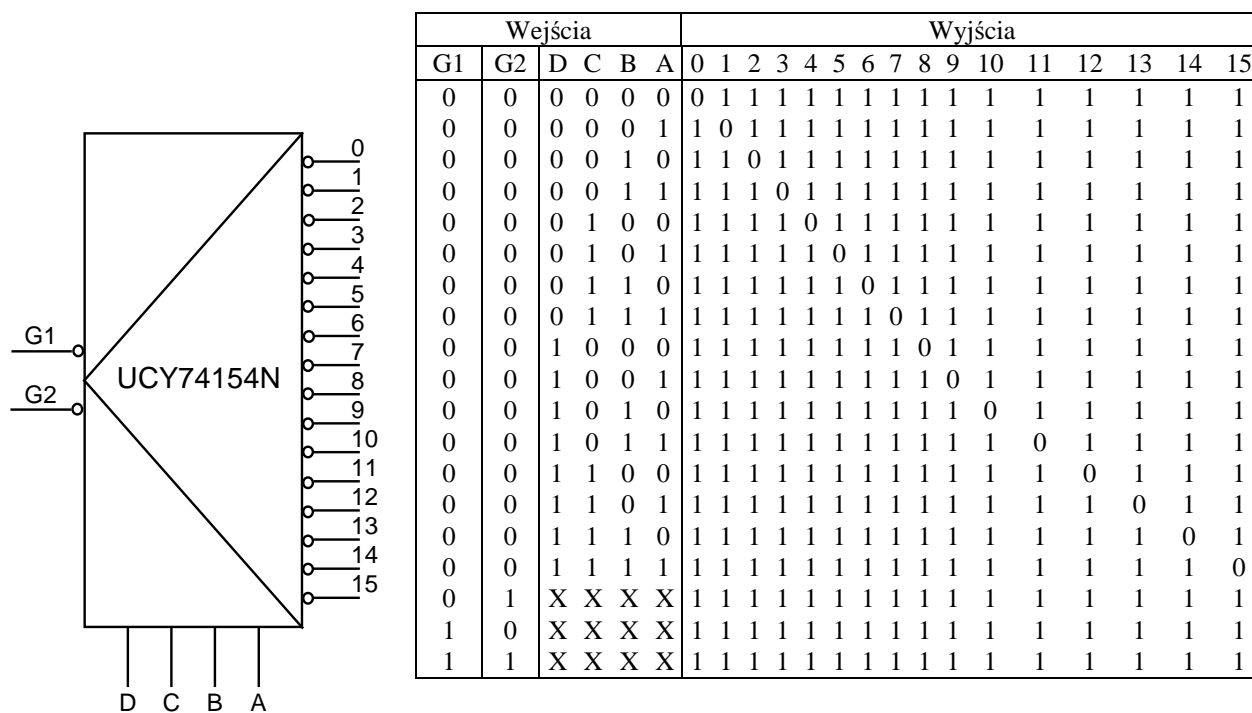
na wejście strobowe poziomu 0 powoduje działanie układu zgodnie z podaną poniżej tabelą.



Rys. 5. Układ scalony 74150.

### 1.1.5 Demultipleksery.

**Demultipleksjer** pełni funkcję odwrotną do multipleksera, a mianowicie realizuje funkcję przełączenia sygnału z jednego wejścia na określone jedno z wielu wyjść. Podobnie jak multipleksjer posiada wejścia sterujące, wejście strobowe, jedno wejście, a kilka wyjść. W postaci układów scalonych dostępne są np. układy UCY74154N, 74155N. Poniżej przedstawiono oznaczenie symboliczne oraz tablicę działania demultipleksjera UCY74154N. Na wyjściu wybranym przez słowo adresowe pojawia się stan 0 tylko wtedy, gdy na obu wejściach G1 i G2 panuje stan 0. Wejścia G1 i G2 można połączyć w jedno i traktować jako wejście informacyjne lub jedno z nich stanowi wejście informacyjne, drugie zaś wejście strobowe. Doprowadzenie do wejścia strobowego poziomu logicznego 1 powoduje zablokowanie multipleksjera. Jeżeli do wejścia strobowego podamy stan logiczny 0 to układ działa według podanej poniżej tabeli.

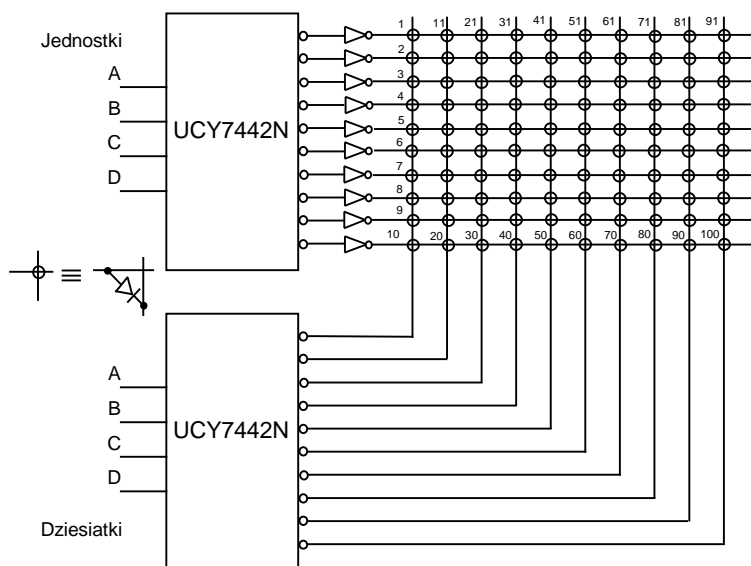


Rys. 6. Układ scalony 74154.

Przykłady zastosowań.

### Sterowanie matrycy 100 diod.

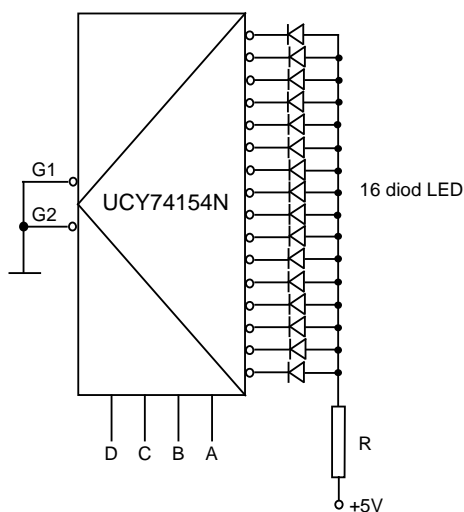
Przy użyciu dwóch dekoderek 7442 można zbudować układ sterowania matrycowego 100 diod typu LED. Jeden z dekoderek jest sterowany sygnałami odpowiadającymi jednostkom, drugi zaś dziesiątkom liczby dziesiętnej. W danej chwili świeci się tylko jedna dioda, tj. ta która ma na anodzie wysoki poziom napięcia, a na katodzie niski.



Rys. 7. Układ sterowania matrycowego 100 diod typu LED.

### Linijka diodowa.

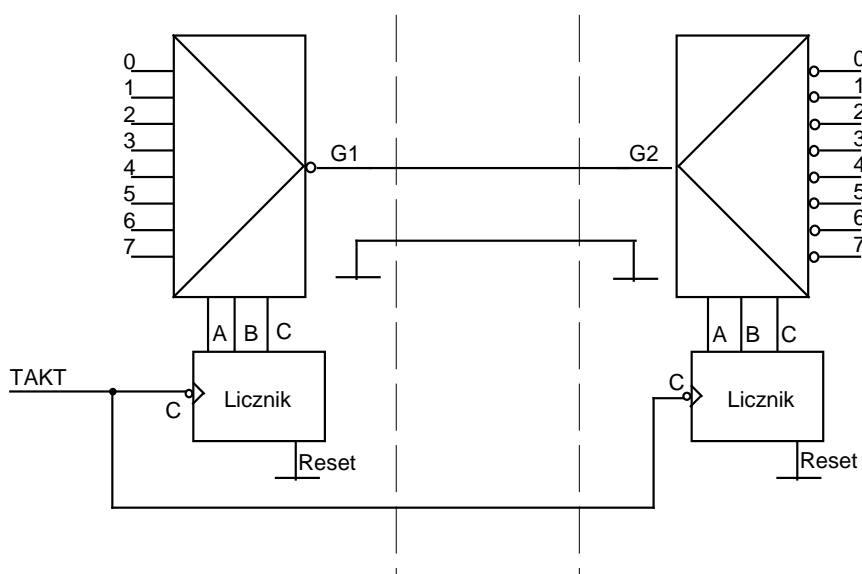
Efektownym zastosowaniem demultipleksera jest układ sterowania diodami typu LED. Wejścia G1 i G2 są połączone z masą co powoduje, że na wybranym przez słowo adresowe wyjściu pojawia się poziom logiczny „0” i sterowana z tego wyjścia dioda świeci się. Przy sterowaniu cyklicznym wejść adresowych z pewną małą częstotliwością otrzymamy efekt przemiatania świecącej diody.



Rys. 8. Układ sterowania diodami typu LED - linijka.

### Multiplekserowe przesyłanie informacji.

Na poniższym rysunku przedstawiono multiplekserowy system przesyłania informacji cyfrowej zrealizowany przy pomocy 8-bitowego multipleksera i 8-bitowego demultipleksera. Do wejść adresowych obu tych układów przyłączono liczniki wyzwalane wspólnym sygnałem taktującym T. Liczniki zliczają cyklicznie 8 kolejnych impulsów taktujących wyprowadzając na swe wyjścia reprezentację dwójkową liczby zliczonych impulsów. Po każdej zmianie adresu do wyjścia multipleksera jest przyłączone kolejne wejście. W demultiplekserze ten sam adres co w multiplekserze przyłącza linię przesyłową do jednego określonego wyjścia.



Rys. 9. Multiplekserowy system przesyłania informacji cyfrowej.

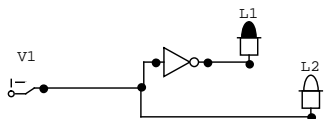
#### 1.2 Pytania sprawdzające:

1. Wyjaśnić pojęcia: koder, dekodek, transkoder.
2. Wyjaśnić działanie multipleksera i demultipleksera.
3. Omówić multipleksowane przesyłanie danych.



**1.3 3.4. Przebieg ćwiczenia:**

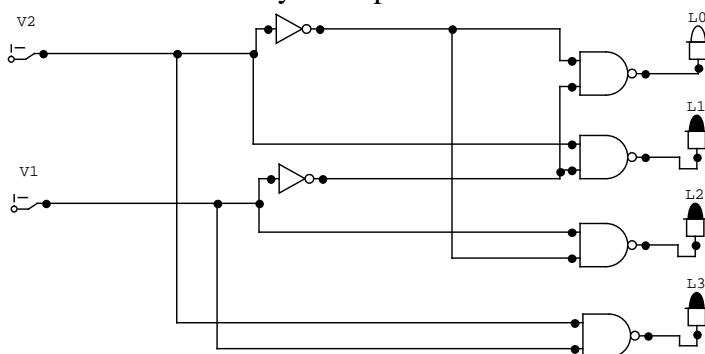
Badanie dekodera 1 z 2. Posługując się schematem z rysunku 10 przeanalizuj działanie dekodera 1z 2. Wyniki wpisz do tabeli.



Rys.10. Schemat pomiarowy dekodera 1 z 2.

Zakodowana liczba	Wejście V1	Wyjścia	
		L1	L2
0	0		
1	1		

Badanie dekodera 1 z 4. Posługując się schematem z rysunku 11 przeanalizuj działanie dekodera 1z 4. Wyniki wpisz do tabeli.

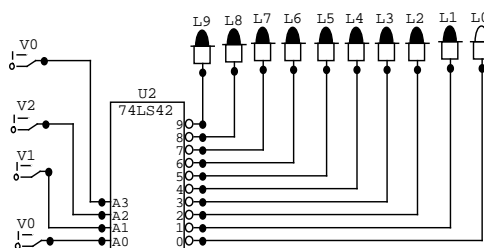


Rys. 11. Schemat pomiarowy dekodera 1 z 4.

Zakodowana liczba	Wejścia		Wyjścia			
	V1	V2	L0	L1	L2	L3
0	0	0				
1	0	1				
2	1	0				
3	1	1				

Na podstawie przeprowadzonych ćwiczeń zbudować i zbadać działanie dekodera współrzędnościowego 1 z 16.

Badanie dekodera 7442. Posługując się czterema zadajnikami stanu V0,V1,V2,V3 ustawiamy słowa wejściowe A0,A1,A2,A3 dekodera odczytując jednocześnie stany wyjść na diodach LED. Wyniki badania wpisujemy do podanej poniżej tabeli.

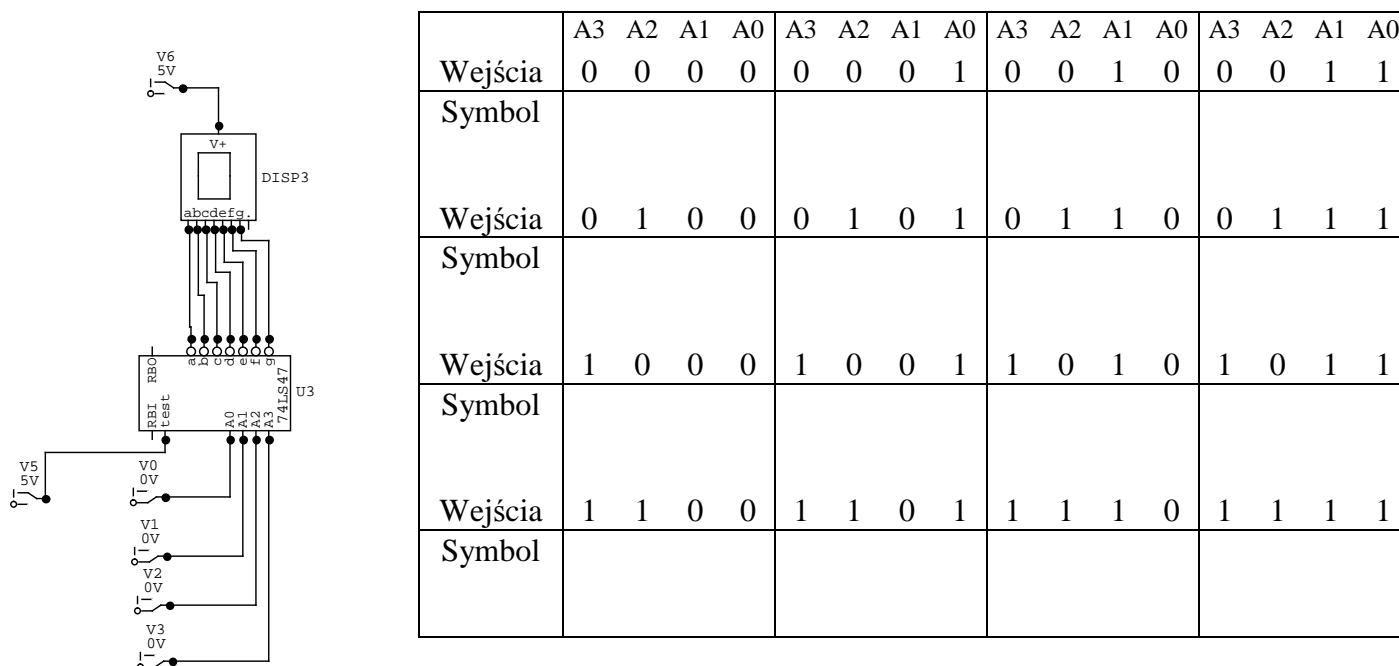


Rys. 12. Schemat pomiarowy dekodera 7442.

Zakodowana liczba	Wejścia				Wyjścia										
	D	C	B	A	0	1	2	3	4	5	6	7	8	9	
0	0	0	0	0											
1	0	0	0	1											
2	0	0	1	0											
3	0	0	1	1											
4	0	1	0	0											
5	0	1	0	1											
6	0	1	1	0											
7	0	1	1	1											
8	1	0	0	0											
9	1	0	0	1											
Kombinacje zabronione	1	0	1	0											
	1	0	1	1											
	1	1	0	0											
	1	1	0	1											
	1	1	1	0											
	1	1	1	1											

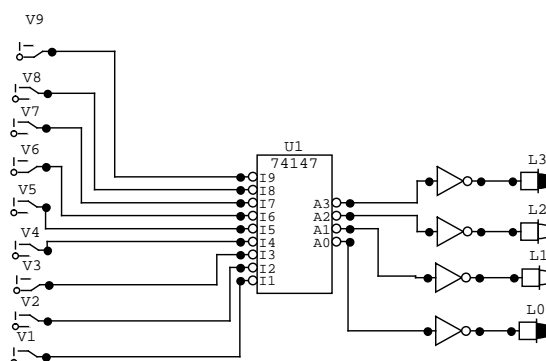
Badanie transkodera 7447. Korzystając z zadajników V0, V1, V2, V3 zadajemy słowa wejściowe transkodera A0,A1,A2,A3 zgodnie z poniższą tabelą. Wyjścia układu połączone są bezpośrednio z elementami jednej cyfry wyświetlacza LED. Dla każdego słowa wejściowego wpisujemy do tabeli symbol uzyskany na wyświetlaczu.

Zadajnik V5 (TEST) zapalmy wszystkie segmenty wyświetlacza



Rys. 13. Schemat pomiarowy dekodera 7447.

**Badanie enkodera 74147.** Korzystając z zadajników V0 do V9 zadajemy stan „0” na jednym z wejść. Na wyjściach A0,A1,A2,A3 odczytujemy odpowiadający stan enkodera 74147. Aby zapewnić poprawne kodowanie wyjść A0,A1,A2,A3 połączone zostały przez inwertery. Z uwagi na to, że wejścia enkodera są zanegowane, stanem aktywnym jest stan 0. Na początku należy więc wszystkie przełączniki zadajnika wejść 1÷9 przełączyć w stan „1”. Następnie przełączając jeden z nich w stan „0” wyróżniamy jedno z wejść, które ma zostać zakodowane w kodzie BCD (odczyt z diod LED).

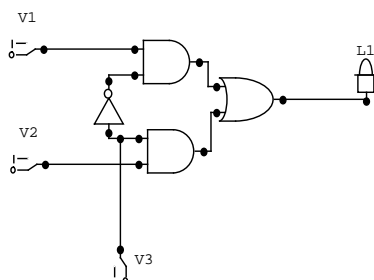


Rys. 14. Schemat pomiarowy enkodera 74147.

	1	2	3	4	5	6	7	8	9	1	2	3	4	5	6	7	8	9
Wejścia	1	1	1	1	1	1	1	1	1	0	1	1	1	1	1	1	1	1
BCD																		
Wejścia	1	0	1	1	1	1	1	1	1	1	1	0	1	1	1	1	1	1
BCD																		
Wejścia	1	1	1	0	1	1	1	1	1	1	1	1	1	0	1	1	1	1
BCD																		
Wejścia	1	1	1	1	1	1	1	0	1	1	1	1	1	1	1	1	1	0
BCD																		

### Badanie multipleksera 2-wejściowego 1-bitowego

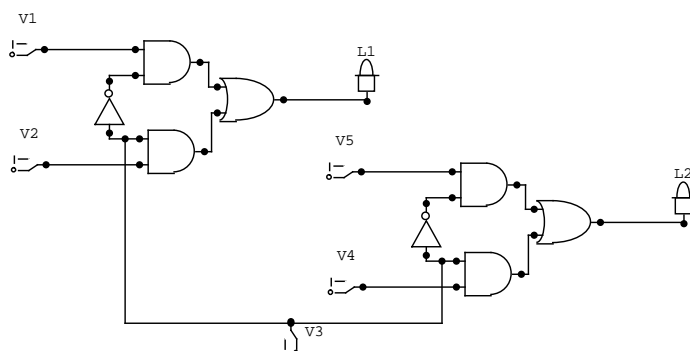
Posługując się schematem z rysunku 15 przeanalizuj działanie multipleksera 2-wejściowego 1-bitowego. Za pomocą zadajników V1 i V2 zadaj stan na wejściach układu. Stan zadajnika V3 określa z którego wejścia sygnał będzie przekazany na wyjście.



Rys. 15. Schemat pomiarowy multipleksera 2-wejściowego 1-bitowego.

Na rysunku 16 przedstawiono schemat 2-wejściowego 2-bitowego multipleksera.

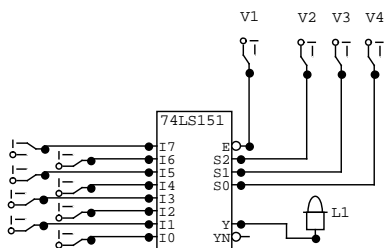
Za pomocą zadajników V1 i V5 zadaj stan na wejściu pierwszym układu. Zadajniki V2 i V4 ustalają wartości na wejściu drugim. Stan zadajnika V3 określa z którego wejścia (2-bitowego) sygnał będzie przekazany na wyjście (2-bitowe).



Rys. 16. Schemat pomiarowy 2-wejściowego 2-bitowego multipleksera.

### Badanie multipleksera 74151.

Schemat pomiarowy multipleksera przedstawiono na rysunku 17. Wejścia multipleksera są połączone z pierwszymi ośmioma przełącznikami zadajnika, za pomocą którego ustalamy jaki poziom logiczny będzie panował na poszczególnych wejściach.



Rys. 17. Schemat pomiarowy multipleksera 74151.

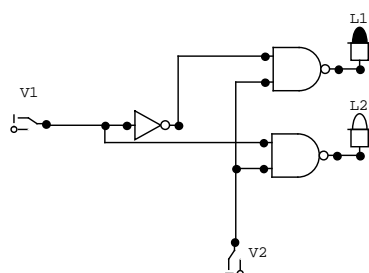
Wejścia adresowe S0 , S1, S2 oraz wejście strobulujące E multipleksera zostały połączone z odpowiednimi zadajnikami stanu. Wyjście Y zostało połączone z diodą L1. Na wejście strobulujące podajemy stan logiczny „0”. Na wejścia sygnałowe podajemy określone przez nas stany. Na wejścia adresowe podajemy kolejne adresy wejść obserwując jednocześnie wyjście układu diodę L1 i wpisując wyniki do tabeli.

Następnie na wejście strobulujące podajemy stan logiczny „1” i ponownie na wejścia adresowe podajemy kolejne adresy wejść obserwując wyjście i wpisując wyniki do tabeli.

Wejścia											Wyjście	
Sygnałowe							Adresowe			Strobulujące		
0	1	2	3	4	5	6	7	S2	S1	S0	E	Y
								X	X	X	1	
								X	X	X	1	
								X	X	X	1	
								X	X	X	1	
								0	0	0	0	
								0	0	1	0	
								0	1	0	0	
								0	1	1	0	
								1	0	0	0	
								1	0	1	0	
								1	1	0	0	
								1	1	1	0	

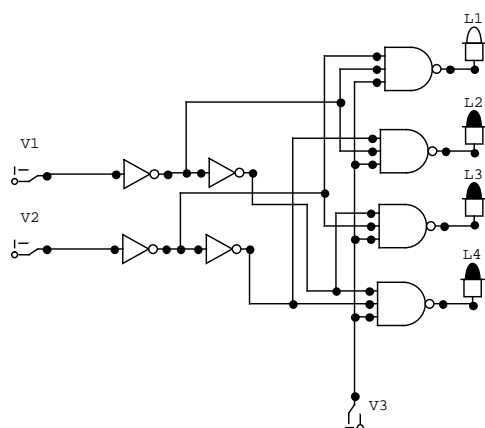
**Badanie demultipleksera 2-wyjściowego 1-bitowego.**

Posługując się schematem z rysunku 18 przeanalizuj działanie demultipleksera 2-wyjściowego 1-bitowego. Za pomocą zadajnika V2 zadaj stan na wejściu układu. Stan zadajnika V1 określa na które wyjście będzie przekazany sygnał wejściowy.



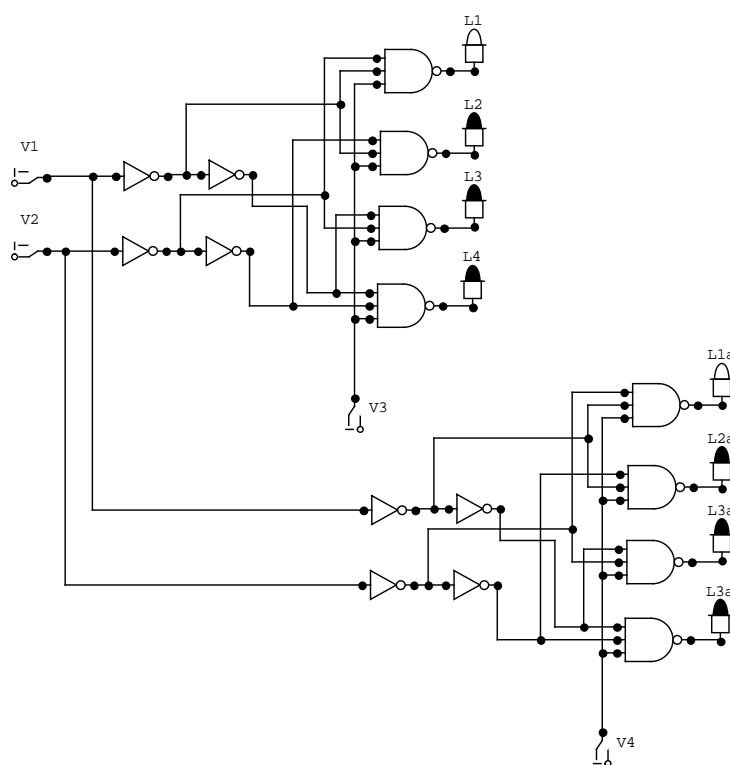
Rys. 18. Schemat pomiarowy demultipleksera 2-wyjściowego 1-bitowego.

Posługując się schematem z rysunku 19 przeanalizuj działanie demultipleksera 4-wyjściowego 1-bitowego.



Rys. 19. Schemat pomiarowy demultipleksera 4-wyjściowego 1-bitowego.

Posługując się schematem z rysunku 20 przeanalizuj działanie demultipleksera 4-wyjściowego 2-bitowego. Za pomocą zadajnika V3, V4 zadaj stan na wejściu (2 bity) układu. Stan zadajnika V1 i V2 określa na które wyjście będzie przekazany sygnał wejściowy.



Rys. 20. Schemat pomiarowy demultipleksera 4-wyjściowego 2-bitowego.